

智能座舱与自动驾驶域 介绍及测试



智能座舱与自动驾驶域介绍及测试

汽车的“信息化、智能化”为汽车行业带来了新的概念，软件定义汽车。它代表着车内软件的数量和价值（包括电子硬件）超过了机械硬件，代表着汽车行业的逐步转型，从高度的电子机械终端到智能、可扩展的移动电子终端并可持续升级。要成为如此智能的终端，汽车必须预先嵌入高级的硬件，而硬件的功能和价值通过整个生命周期中的 OTA 逐渐激活及增强。行业的价值链将从一站式的硬件销售变成持续的软件和服务优化，而消费者也期望汽车有类似智能手机的行为的客户感受。

因此汽车的电子电气架构 (EEA) 需要从传统的分布式模型向中心化、简介化、可扩展化演进。概括的说，EEA 的演进将通过集成、域中心化及车中心化三步演进，如下图所示^[2]：

当前车内的电子电气架构以功能型的域集中形式为主，比如将动力域、底盘域、车身域整合为“车控域”；“智能座舱域”将取代原有的信息娱乐域，实现人机交互和 T-box 集成功能；“自动驾驶域”将负责高级自动驾驶的感知、规划和决策。当然造车的新势力会更进一步的采用域中心化及车中心化的先进架构实现更高级别的自动驾驶能力，实现“跨域融合”。

智能座舱作为与消费者最直接的接触空间，是客户交互体验差异化的关键，汽车行业中的热点并且不断的加速演进。这也带来了智能座舱在数字仪表、信息娱乐、等多个显示域实现 HMI 的无缝连接，并且屏幕的尺寸也越来越大，多模交互、中控多屏以及智能联屏是智能座舱发展的趋势。

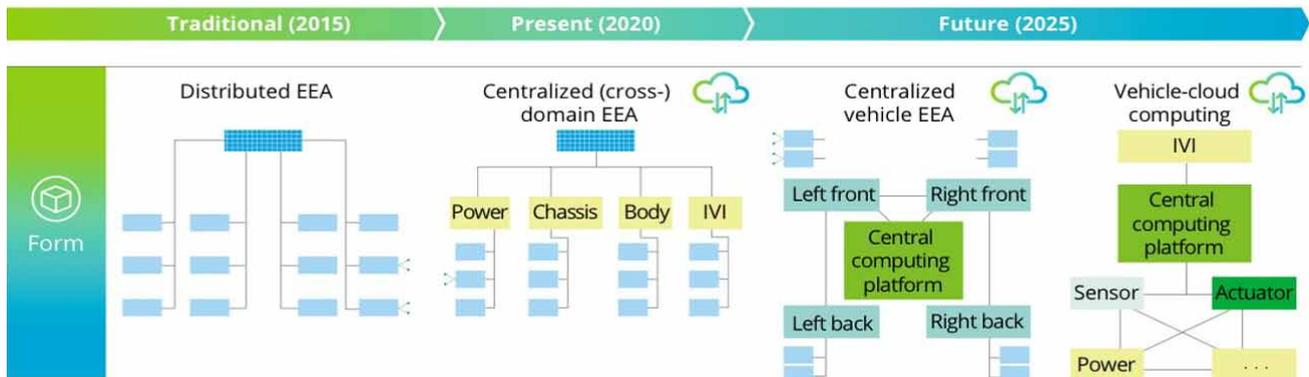


图 1. 汽车电子电气架构演进路线^[2]

智能座舱与自动驾驶域介绍及测试

如下图所示，参考华为海思的智能座舱框图，典型的座舱域控制其中可能包含了各种各样的显示高速总线，比如 GMSL/FPD-LINK/MIPI DSI/CSI 等连接多种屏幕，同时也包含了各种车内互联接口，比如 CAN/

CAN-FD/USB2.0/100BASE-T1 等用于与座舱中各种传感器、音频设备等外设的互联，从而可以通过硬件架构的集中和统一的智能化处理带来更丰富的沉浸式用户体验。

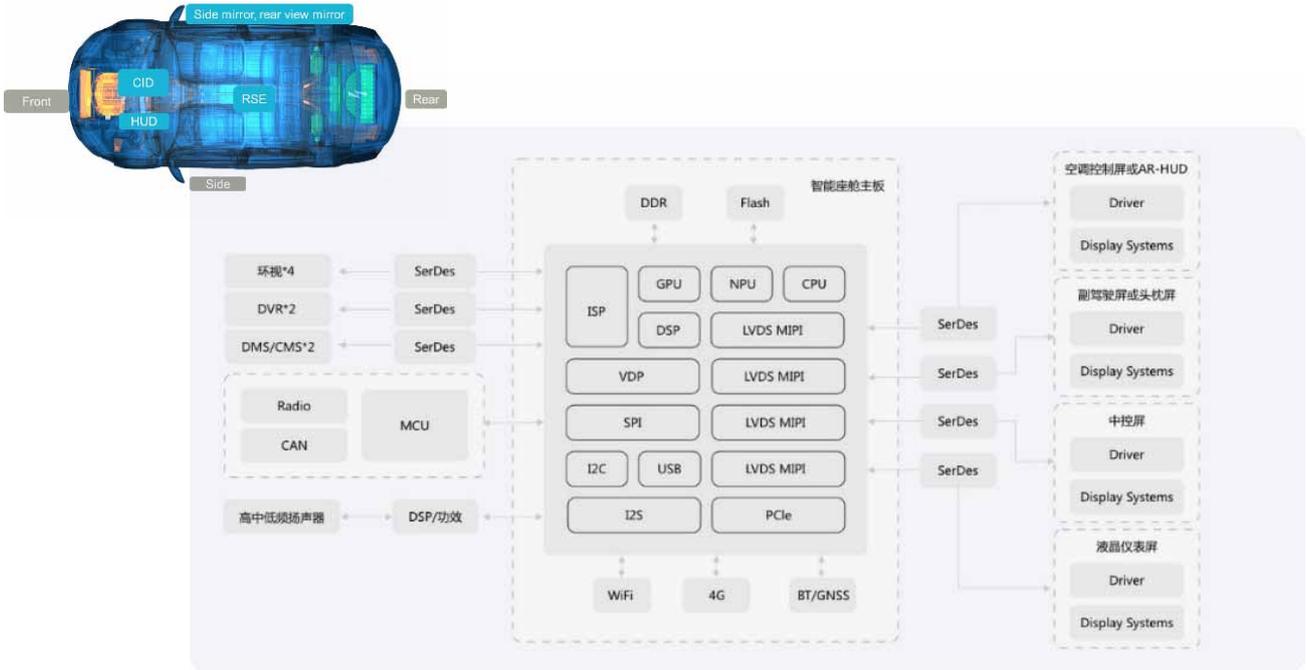


图 2. 智能座舱示意图参考海思

作为设计者要面对下一代高速的视频及外设接口信号完整性，冗余的硬件设计满足消费者的全生命周期迭代升级要求，轻量化及降低线束，以及更低的功耗等等各种挑战。



图 3. 不断推进的分辨率及 SERDES 高速接口

智能座舱与自动驾驶域介绍及测试

自动驾驶域涉及到感知、决策和执行三个层面，随着汽车智能化水平的不断提高，驱使着自动驾驶算力的不断增加以及融合感知能力的不断增强。这都使得传感器接口数量和带宽都高速增长，涉及到 MIPI DPHY/CPHY/SERDES/ 车载以太网等等高速互联接口；以及内部计算接口总线、存储总线、芯片互联总线诸如 PCIe Gen3/4、LPDDR4/5、XFI 等等。这都为硬件工

程师带来不断提升的高速信号完整性及电源完整性设计与测试的挑战。

以下将会对新一代电子电气架构下，智能座舱域及自动驾驶域内部涉及到的各类高速总线信号完整性及电源完整性测试进行分析和总结，帮助汽车行业工程师们能够应对日益提升的汽车硬件设计域测试要求。

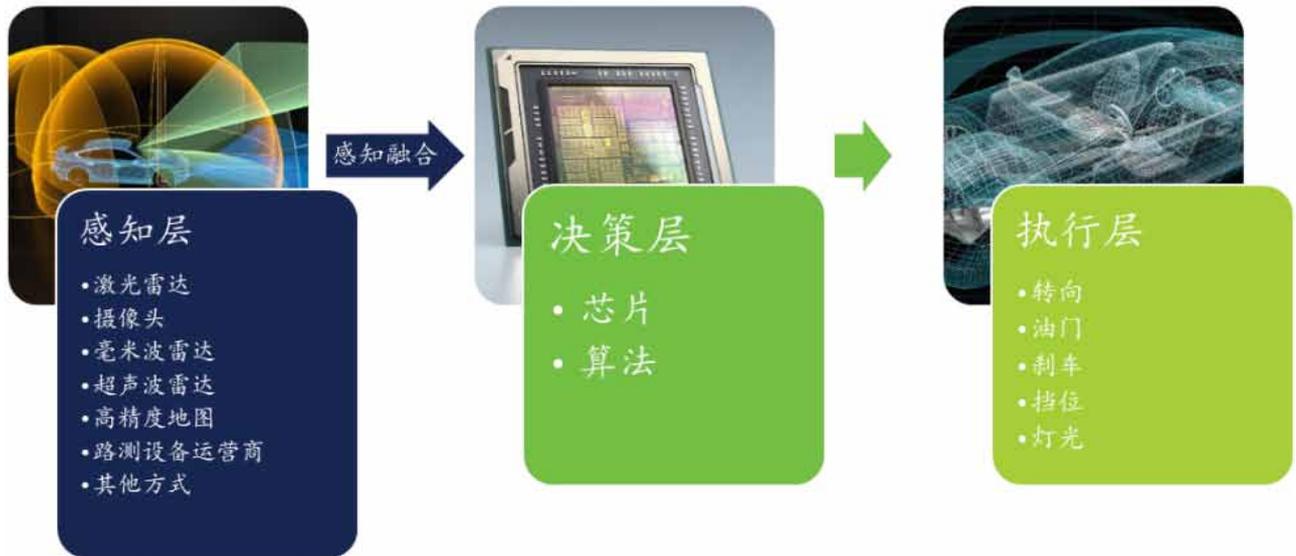


图 4. 自动驾驶域示意图



图 5. 参考 nVidia Orin 计算平台示例

1.1. PCIe Gen 2/3/4 测试

1.1.1. PCIe 总线简介

PCIe 是数据中心和客户端应用中使用的主要的新兴高性能存储和串行总线。PCIe 在外设之间实现了数据通信。下图为 PCIe 总线传统的典型应用场景：

由于汽车向“信息化、智能化”不断演进，汽车也越来越像移动的数据中心，承载着大量的计算场景，从而 PCIe 的大量使用也是必不可少，并且速率也在随着芯片算力、消费接口升级而不断提高。

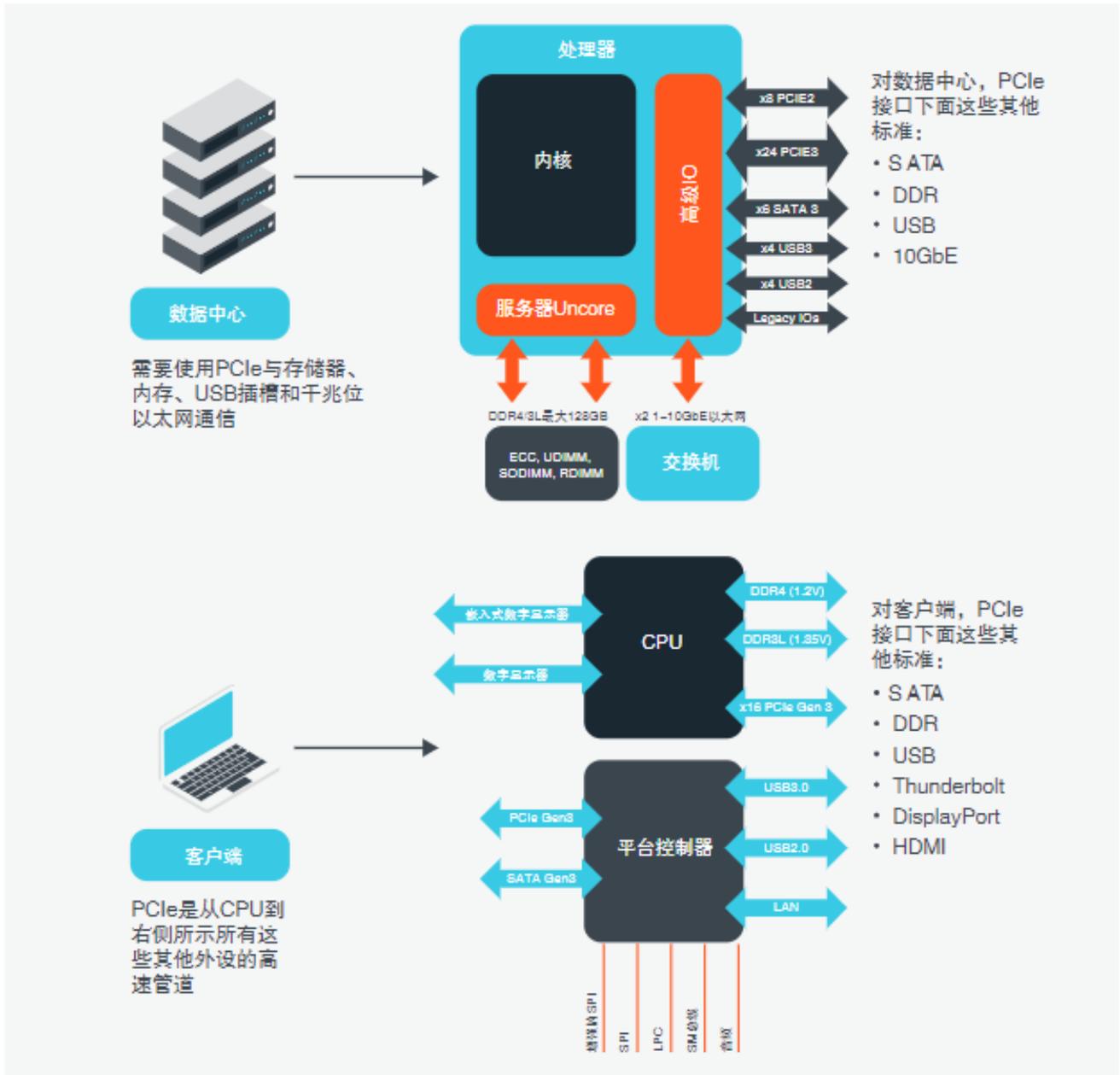


图 6. PCIe 典型应用场景

智能座舱与自动驾驶域介绍及测试

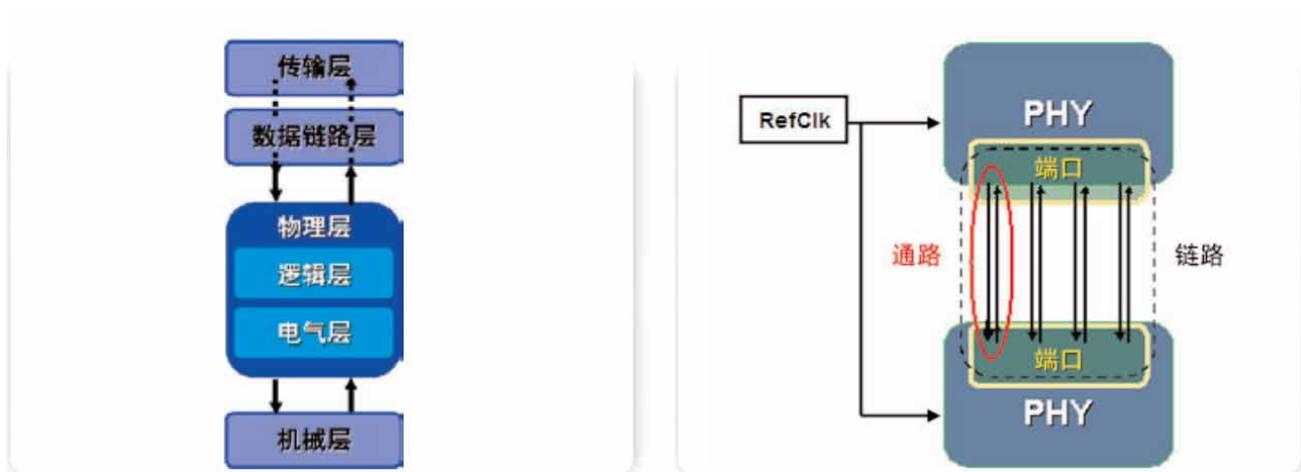


图 7. PCIe 链路层级示意及链路实现方案

与任何串行数据标准一样，PCI Express 可以视作“由多个层组成的堆栈”，堆栈中包括通过传输介质传送电子信号的物理层；把信号解释为有意义的数据的逻辑层；传输层等等。每个层有相应的标准和一致性测试程序。而其中 PHY 层（物理层）涵盖了两个子层：逻辑层和电气层。PHY 的物理部分处理高速串行分组交换和电源管理机制。PHY 的逻辑层处理复位、初始化、编码和解码。电气子模块和逻辑子模块还可能包括特定标准功能。

PCI Express 链路由称为通路的双单工传输方案集合组成。每条通路有一个发送和接收差分对，每条通路共有四根走线（以图中的 PCIe x4 链路为例）。

PCIe 标准由 PCI-sig 组织负责维护，从机械接口来看有 CEM 等形式，并具备一致性测试要求；而对于芯片到芯片的连接，则有 PCIe 的 Base 规范来进行规定，但是没有一致性要求。其主要的信号特点：

1. 采用 AC 耦合的差分信号传输
2. 应用 100MHz 的参考时钟，既可以是公共时钟也可以是分离时钟
3. 总线宽度可扩展，包含 x1、x2、x4、x8、x16 通路数目
4. 可扩展传输速率，包含 2.5GT/s (Gen1)、5GT/s (Gen2)、8GT/s (Gen3)、16GT/s (Gen4) 等等
5. 多种连接方式，如 CEM、U.2、M.2 及 PCB 直连等。

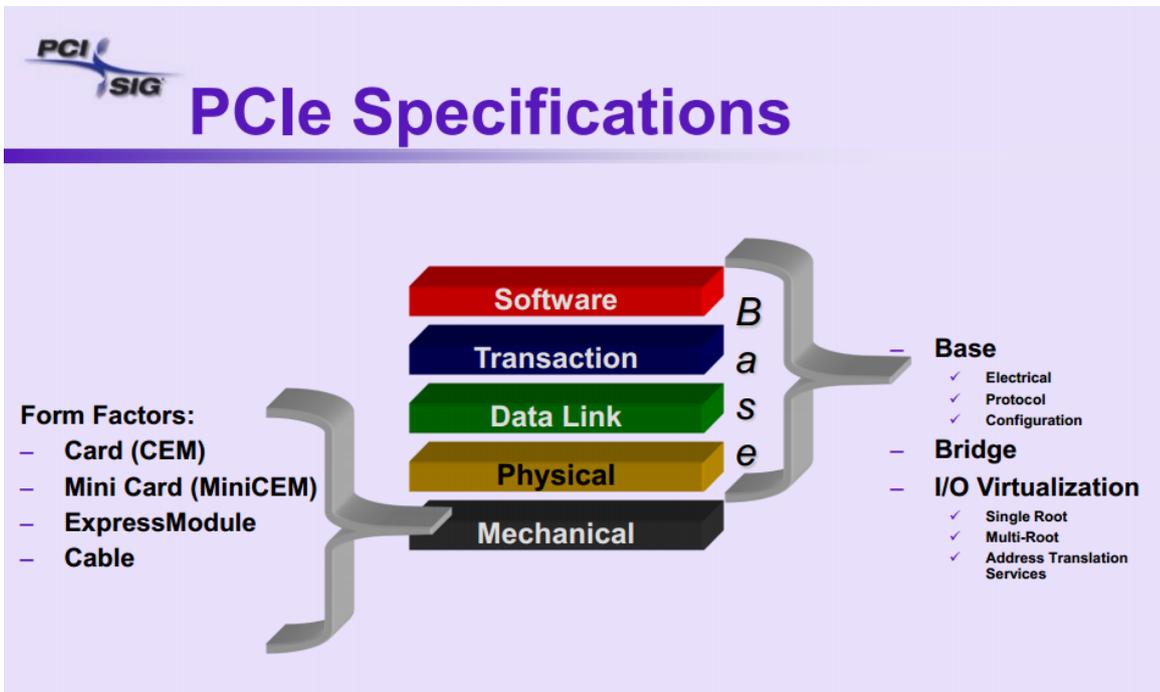


图 8. PCIe 标准分类

如下图所示，典型的整条高速串行链路由发射机、信道及接收机三部分组成。对于芯片到芯片的 PCIe 链路，通常标准会定义在发射机引脚进行测试，并满足 PCIe Base 的规范要求。

由于 PCIe 芯片中还包含了发射机及接收机均衡以抵抗信道的衰减；所以调试时往往还需要嵌入信道的模型，并模拟 PCIe 芯片的接收机均衡来评估芯片内部进行均衡后的信号质量。而这些往往都可以在示波器的软件中进行模拟。

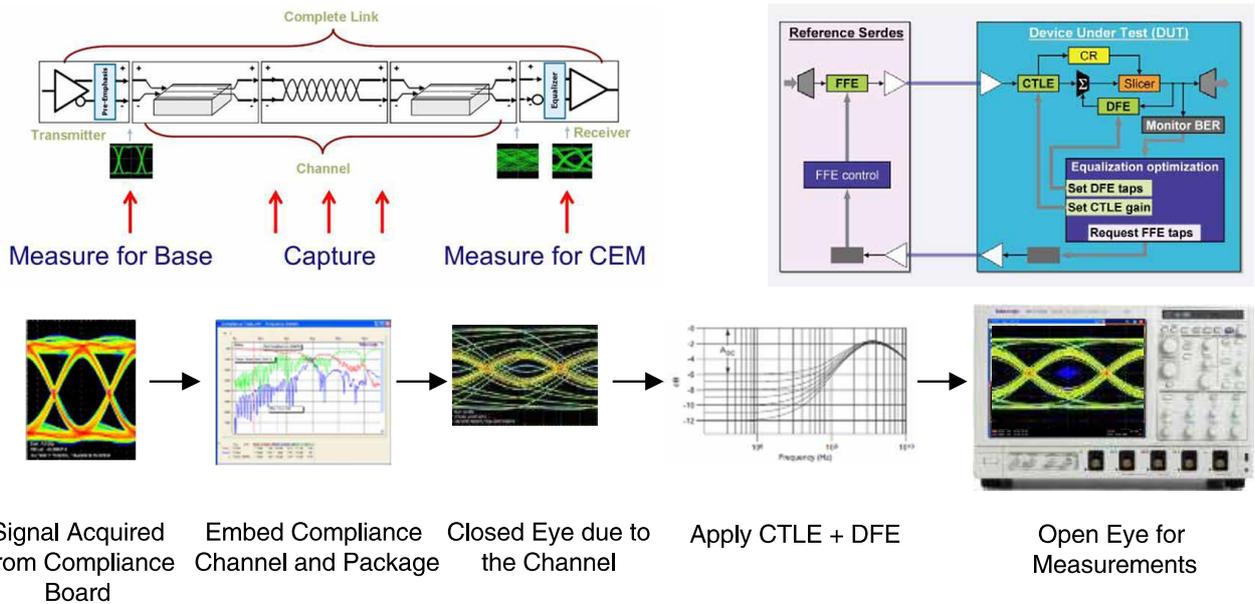


图 9. PCIe 典型链路测试示意

智能座舱与自动驾驶域介绍及测试

PCIe 链路性能列在下面以供参考：

PCIe 特征	Gen1	Gen2	Gen3	Gen4	Gen5
传输速率	2.5GT/s	5GT/s	8GT/s	16GT/s	32GT/s
编码方式	8b/10b	8b/10b	128b/130b	128b/130b	128b/130b
总体带宽	0.25GB/s(x1) 至 4GB/s(x16)	0.5GB/s(x1) 至 8GB/s(x16)	0.985GB/s(x1) 至 15.754GB/s(x16)	1.969GB/s(x1) 至 31.508GB/s(x16)	3.938GB/s(x1) 至 63.051GB/s(x16)
发射机 均衡	3.5dB	3.5dB 6dB	3-Tap FFE, P0-P10	3-Tap FFE, P0-P10	3-Tap FFE, P0-P10
接收机 均衡	未规定	未规定	CTLE 及 1-Tap DFE	CTLE 及 2-Tap DFE	CTLE 及 3-Tap DFE

在实际应用中，PCIe 速率是向下兼容，比如 Gen4 的发射机也会兼容 Gen1、2、3 的所有速率和均衡方式，并且通过协商的方式决定最终的链路工作模式；假如我们需要进行所有发射机和接收机均衡的调试和评估，需要非常纷繁复杂的测试手段。

1.1.2. 泰克 PCIe 测试解决方案

泰克 PCIe 测试解决方案不仅仅针对 PCIe 一致性测试，而且也支持 PCIe Base 测试所需要的测量项目，并且具备优异的三模测试探头、功能完备的串行数据链路分析软件 (SDLA) 及协议解码功能，可以让我们在 PCIe 的调试、测试和评估中得心应手。

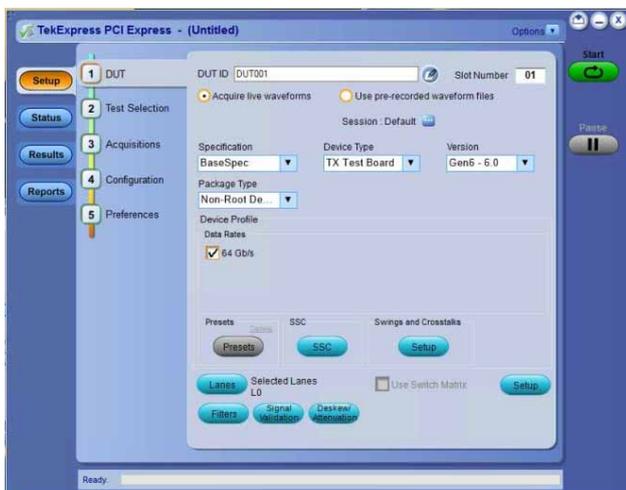


图 10. 泰克 PCIe Base 测试软件

泰克的 SDLA 串行链路分析软件支持针对发射机、接收机均衡模拟，以及信道的嵌入与去嵌，因而在进行复杂的 PCIe 链路的模拟中通过一次测试模拟出不同均衡下，针对不同信道模型各个节点的波形进行分析比对：

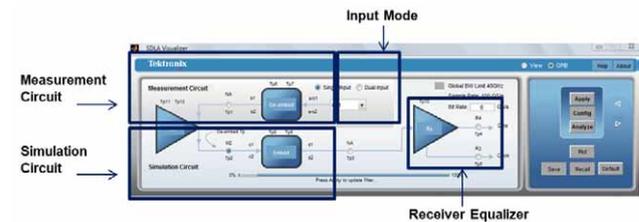


图 11. 泰克 SDLA 串行链路分析软件

并且 SDLA 支持丰富的信道模型嵌入和去嵌，最大程度提高测试的便利性，比如单端或差分 S 参数，示波器及探头模型、传输线模型、RLC 模型、传递函数等等：

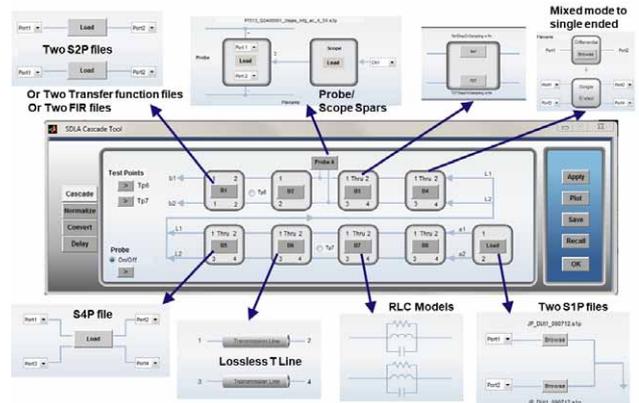
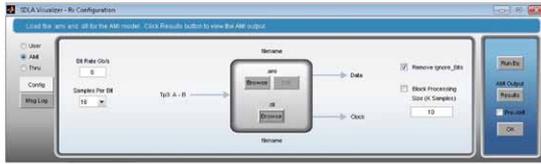


图 12. SDLA 支持丰富的信道模型类型

智能座舱与自动驾驶域介绍及测试

接收机均衡除了支持自定义 CTLE、FFE/DFE 均衡设定外，同时也支持 IBIS-AMI 模型，真实模拟芯片的均衡能力：

IBIS-AMI



- Apply the receiver behavioral model to the waveform captured by the scope
- IBIS-AMI model is typically implemented as a combination of an .ami and a .dll file
- IBIS-AMI vendor documentation for additional information

图 13. SDLA 支持 IBIS-AMI 模型

此外，泰克还提供了 SignalConnect™ 信道测量建模功能，方便直接对信道进行测量和生成模型，并方便快捷的导入至 SDLA 中进行链路分析：

SignalConnect™ software and TCS70902 Calibration Source



SignalCorrect allows quick characterization of cables, fixtures and other types of interconnects using the TCS70902 fast step source and the response captured on a DPO7000SX Series real-time oscilloscope.

图 14. 泰克 SignalCorrect 信道测试建模功能

在调试与评估中，泰克还提供了 SR-PCIe 协议解码功能，帮助发现并定位通信链路中可能存在的问题：

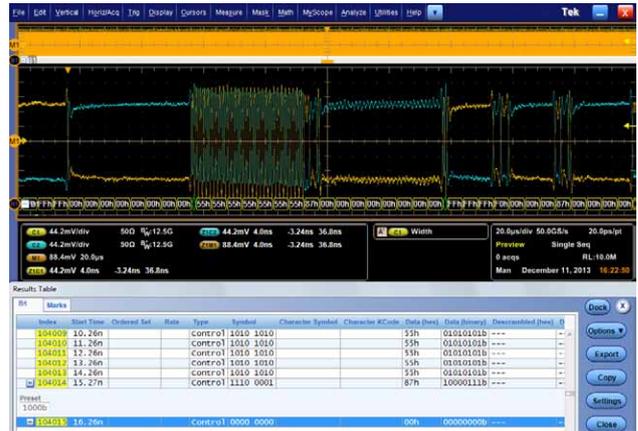


图 15. 泰克 PCIe 协议解码功能，并能实现点击任意符号波形自动跳转到对应位置功能

推荐的示波器的选择如下表：

PCIe 代次及速率	推荐示波器带宽
2.5GT/s (Gen 1.0/1.1)	DPO/MSO70000 Series (6 GHz or higher bandwidth models required for compliance testing)
5GT/s (Gen 2.0)	DPO/MSO70000 Series (12.5 GHz or higher bandwidth models)
8GT/s (Gen 3.0)	DPO/MSO70000 Series (12.5 GHz or higher bandwidth models)
16GT/s (Gen 4.0)	DPO/MSO70000 Series (25 GHz or higher bandwidth models)
32GT/s (Gen 5.0)	DPS7000SX Series (50 GHz or higher bandwidth models), DPO/MSO70000 Series (33 GHz or higher bandwidth models for Gen5 CEM testing)

总体来说，泰克 PCIe 解决方案提供完备的软件支持 PCIe Base 及 CEM 一致性测试，提供丰富的调试工具如 SDLA、SignalCorrect、协议解码等，使得 PCIe 在芯片到芯片互联的测试与评估更加简单快捷，让产品可以更快投放到市场，从而获得竞争优势。



泰克官方微信

如需所有最新配套资料，请立即与泰克本地代表联系！

或登录泰克公司中文网站：www.tek.com.cn

泰克中国客户服务中心全国热线：400-820-5835

泰克科技(中国)有限公司

上海市浦东新区川桥路1227号
邮编：201206
电话：(86 21) 5031 2000
传真：(86 21) 5899 3156

泰克北京办事处

北京市朝阳区酒仙桥路6号院
电子城·国际电子总部二期
七号楼2层203单元
邮编：100015
电话：(86 10) 5795 0700
传真：(86 10) 6235 1236

泰克上海办事处

上海市长宁区福泉北路518号
9座5楼
邮编：200335
电话：(86 21) 3397 0800
传真：(86 21) 6289 7267

泰克深圳办事处

深圳市深南东路5002号
信兴广场地王商业大厦3001-3002室
邮编：518008
电话：(86 755) 8246 0909
传真：(86 755) 8246 1539

泰克成都办事处

成都市锦江区三色路38号
博瑞创意成都B座1604
邮编：610063
电话：(86 28) 6530 4900
传真：(86 28) 8527 0053

泰克西安办事处

西安市二环南路西段88号
老三届世纪星大厦26层L座
邮编：710065
电话：(86 29) 8723 1794
传真：(86 29) 8721 8549

泰克武汉办事处

武汉市洪山区珞喻路726号
华美达大酒店702室
邮编：430074
电话：(86 27) 8781 2760

泰克香港办事处

香港九龙尖沙咀弥敦道132号
美丽华大厦808-809室
电话：(852) 3168 6695
传真：(852) 2598 6260

更多宝贵资源，敬请登录：WWW.TEK.COM.CN

© 泰克科技版权所有，侵权必究。泰克产品受到美国和其他国家已经签发及正在申请的专利保护。本资料中的信息代替此前出版的所有材料中的信息。本文中的技术数据和价格如有变更，恕不另行通告。TEKTRONIX 和 TEK 是泰克科技公司的注册商标。本文中提到的所有其他商号均为各自公司的服务标志、商标或注册商标。

05/2022

