



电源完整性 (PI) 设计和测试

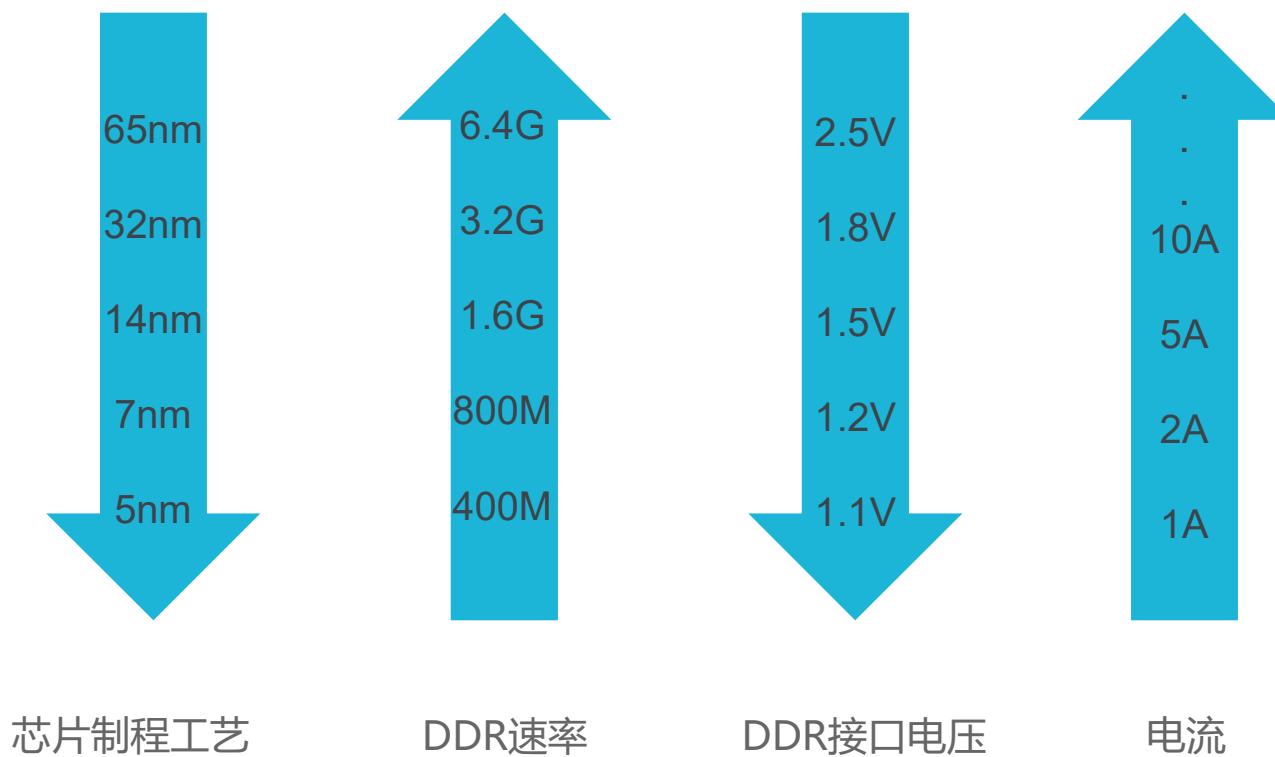
10 JULY 2020

应用工程师 赵凯

15827162151/ kai.zhao@tektronix.com



电源设计的趋势和挑战



电源的要求

- 芯片电源对电压的 Tolerance 一般是5%或3%，甚至1%
- 15mv甚至10mv的电源要求，对测试和设计都提出了很高的挑战

Table 4. Recommended Operating Conditions¹

Characteristic	Symbol	Recommended Value		Unit	Notes
		Minimum	Maximum		
Core supply voltage	V _{DD}	1.3 V ± 50 mV		V	3
PLL supply voltage	AV _{DD}	1.3 V ± 50 mV		V	2, 3
Processor bus supply voltage	BVSEL = 0	1.8 V ± 5%		V	
	BVSEL = HRESET or OV _{DD}	2.5 V ± 5%			

8.1 AC and DC Logic Input Levels for Single-Ended Signals

Table 26 — Single Ended AC and DC Input Levels

Symbol	Parameter	DDR3-800, DDR3-1066, DDR3-1333, DDR3-1600		Unit	Notes
		Min	Max		
V _{IH} (DC)	DC input logic high	V _{ref} + 0.100	TBD	V	1
V _{IL} (DC)	DC input logic low	TBD	V _{ref} - 0.100	V	1
V _{IH} (AC)	AC input logic high	V _{ref} + 0.175	-	V	1, 2
V _{IL} (AC)	AC input logic low	-	V _{ref} - 0.175	V	1, 2
V _{RefDQ} (DC)	Reference Voltage for DQ, DM inputs	0.49 * VDD	0.51 * VDD	V	3, 4
V _{RefCA} (DC)	Reference Voltage for ADD, CMD inputs	0.49 * VDD	0.51 * VDD	V	3, 4
V _{TT}	Termination voltage for DQ, DQS outputs	VDDQ/2 - TBD	VDDQ/2 + TBD		

Notes: 1. For DQ and DM, V_{ref} = V_{refDQ}. For input only pins except RESET#, V_{ref} = V_{refCA}.

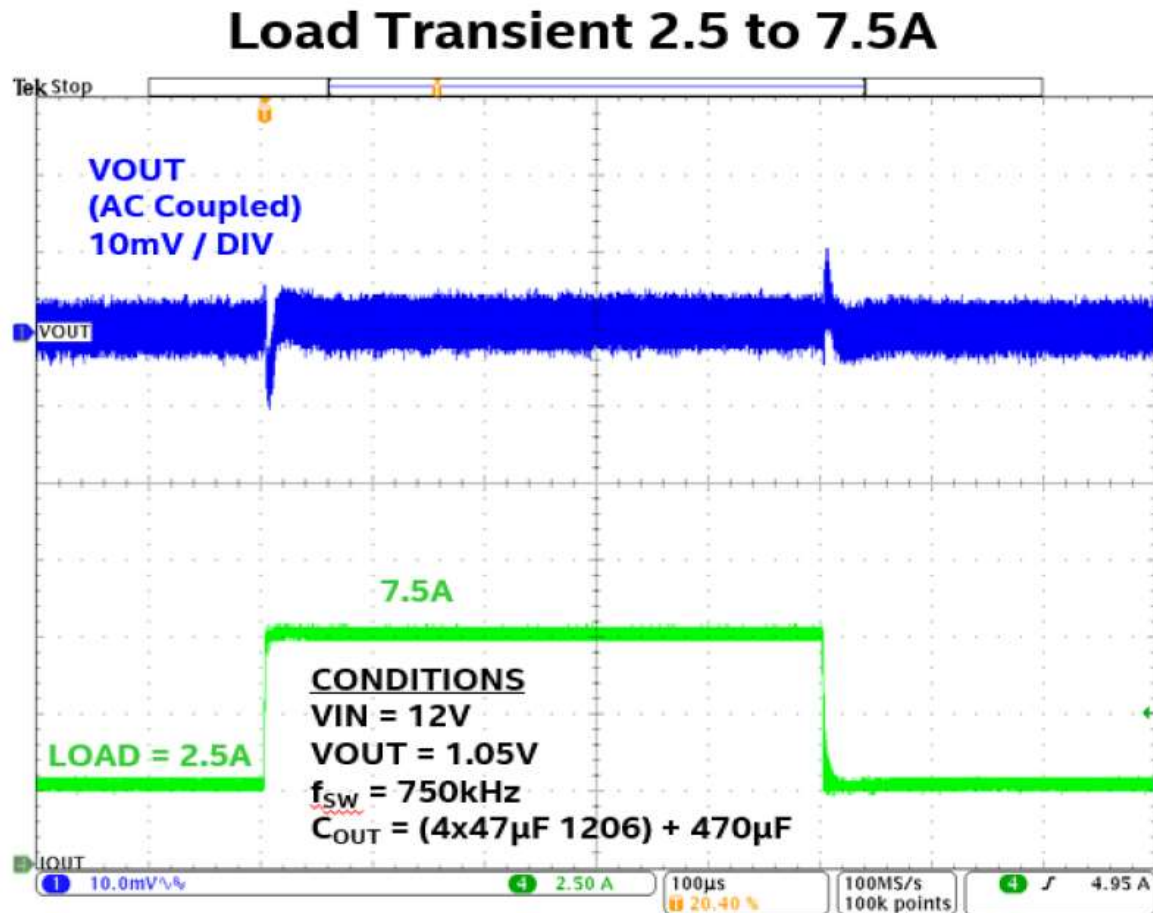
2. See 9.6 "Overshoot and Undershoot Specifications" on page 113.

3. The ac peak noise on V_{ref} may not allow V_{ref} to deviate from V_{Ref(DC)} by more than +/-1% VDD (for reference: approx. +/- 15 mV).

4. For reference: approx. VDD/2 +/- 15 mV.

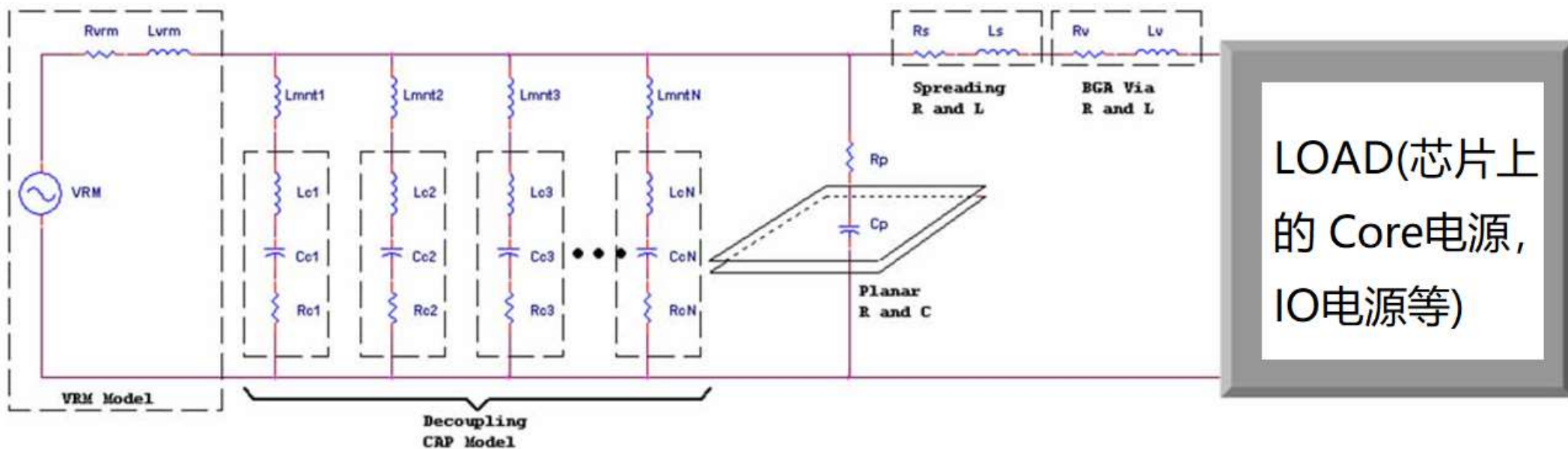
电源为什么有纹波噪声？

- 芯片工作时，稳压电源模块VRM通过感知其输出电压的变化，调整其输出电流，从而把输出电压调整回额定输出值
- 无法实时响应芯片对于电流需求的快速变化，电源电压发生跌落，从而产生电源噪声
- 当前芯片工作速度越来越快，高频瞬态电流越来越大，带来得噪声越来越不能被忽视；



电源分配网络 (PDN)

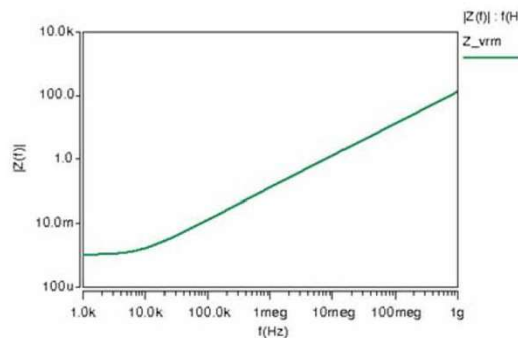
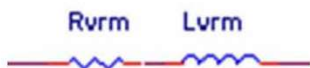
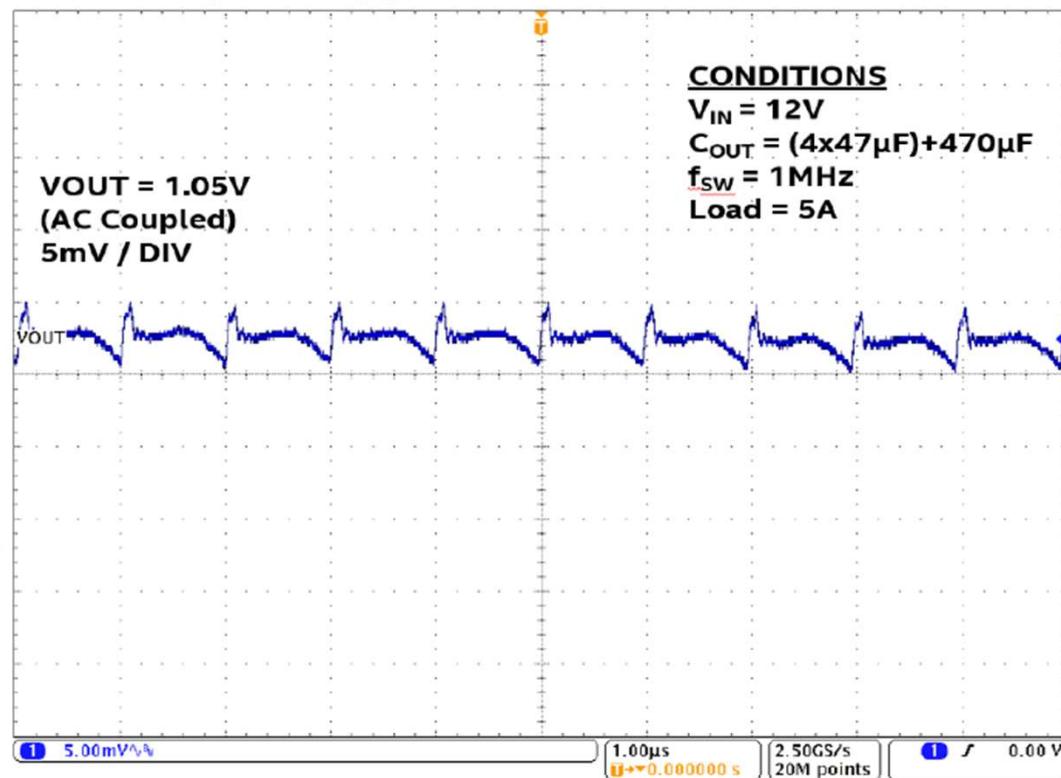
- “电源线” 变身 “电源分配网络 (PDN)” ;
- PDN包括VRM, 板级电容 (电解电容/钽电容/陶瓷电容) , 平面电容, 芯片寄生参数, PKG 电容, Die电容等;
- PDN设计由电源模块, 板级硬件, 芯片设计协同完成;



电源模块VRM

- VRM是PDN的重要组成部分
- VRM近似模型是电阻和电感串联, 在DC~100KHz频段能够较快响应电流变化
- 自身就会输出纹波/噪声

Output Ripple at 20MHz Bandwidth

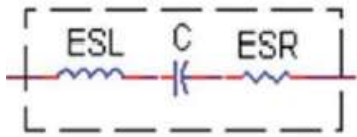


开关电源 (DC/DC) 和线性电源 (LDO)

- DC/DC: 通过开关, 控制PWM占空比来获得输出电压
- LDO: 通过发热消耗掉一部分能量, 以实现降压

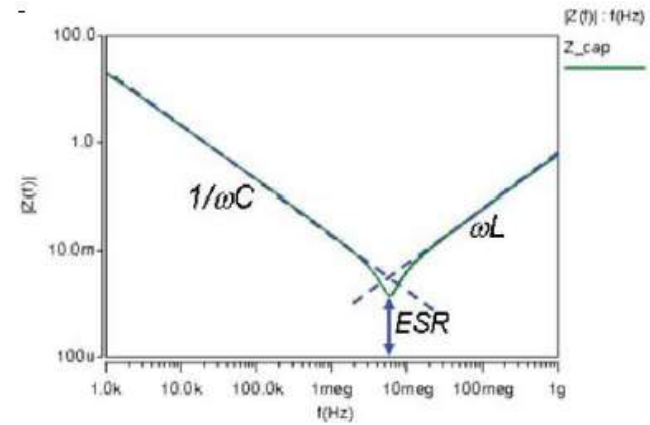
	开关电源	LDO
升降压	升降压	只降压
节能	优	差
发热	优	差
输出精度	差	优
对外干扰 (EMI)	差	优
输出电流	大	较小

电容和谐振频率



$$|Z| = \sqrt{R_s^2 + \left(2\pi fL_s - \frac{1}{2\pi fC}\right)^2}$$

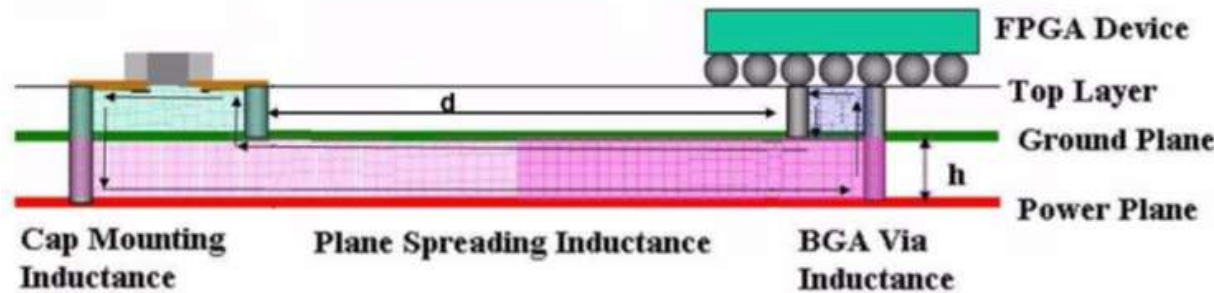
$$f_R = \frac{1}{2\pi\sqrt{LC}}$$



	ESL(nH)经验值	ESR(ohm)经验值
0402	0.4	0.06
0603	0.5	0.1
0805	0.6	0.08
1206	1	0.12
1210	0.9	0.12

电容在板后总电感

- 除了电容自身寄生电感，安装在单板上会存在安装寄生电感，平面寄生电感和过孔寄生电感等
- 总的寄生电感导致谐振频率下降
- PI布局布线的优化就是尽量减小这些寄生电感



平面电容

- 平面电容：容值大小主要由平面的尺寸，平面的距离，以及材料的介电系数等决定；

$$C = \frac{\epsilon_0 * \epsilon_r * W * l}{h}$$

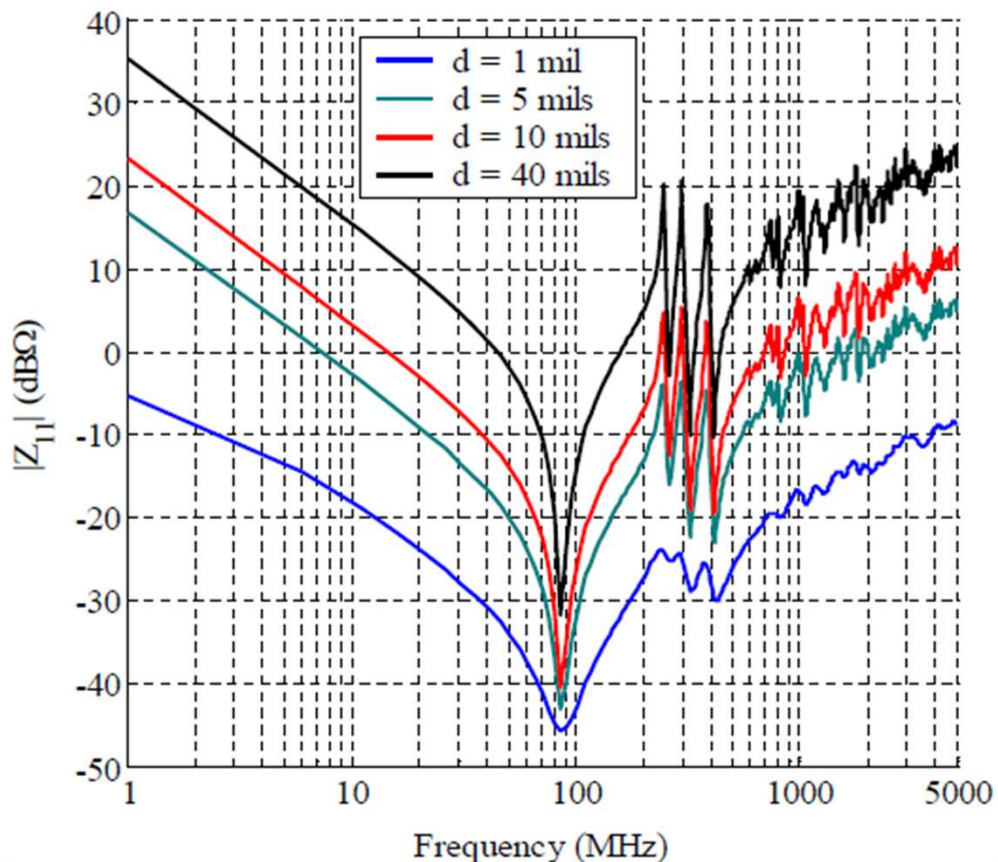
Where ϵ_0 = permittivity of free space = 0.225pf/inch

ϵ_r = relative permittivity (dielectric constant) of the dielectric material

W = width of the power plane in inches

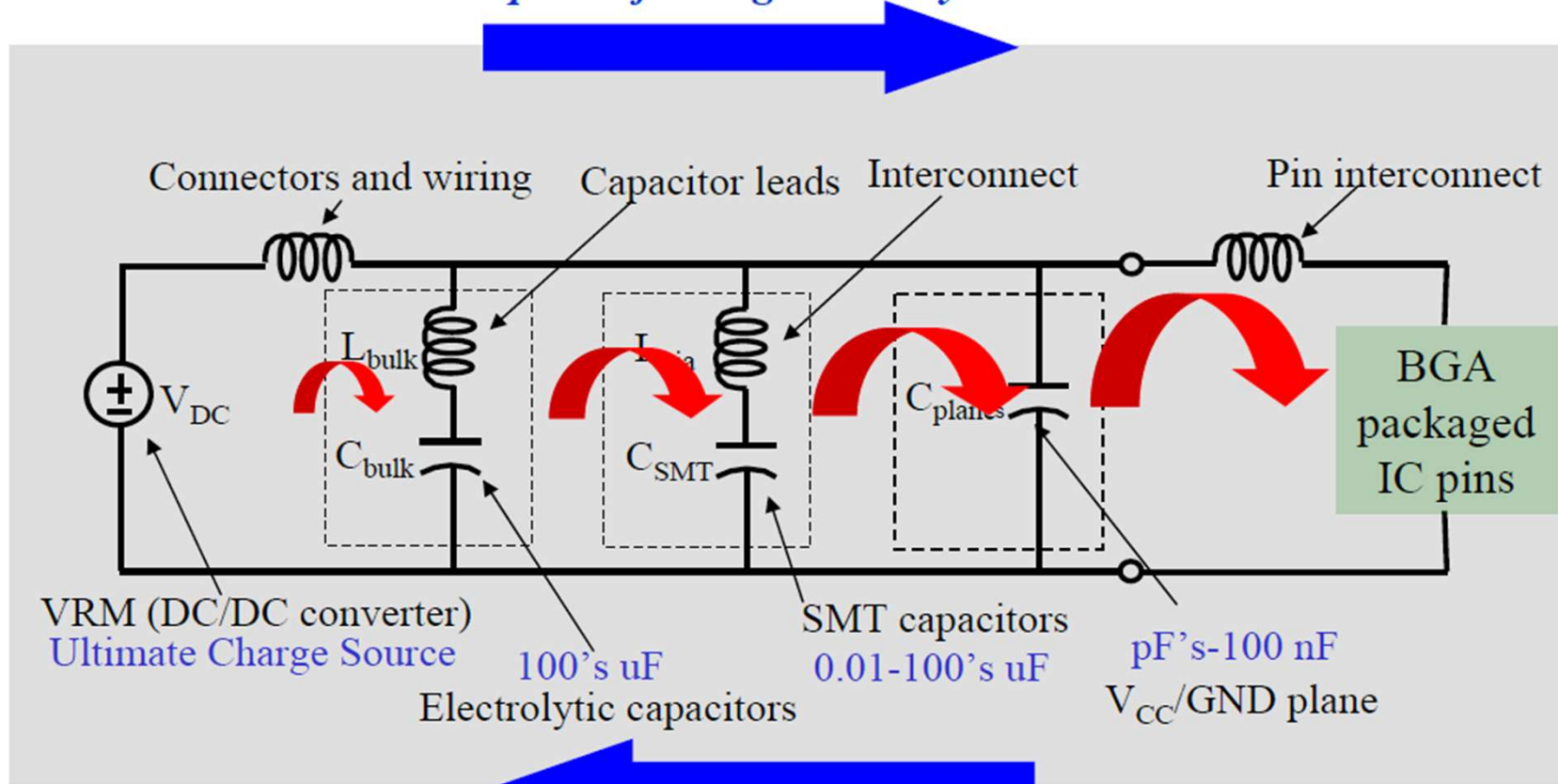
l = length of the power plane in inches

h = distance between the power/ground plane in inches



PDN各部分储能大小和响应速度

Speed of charge delivery

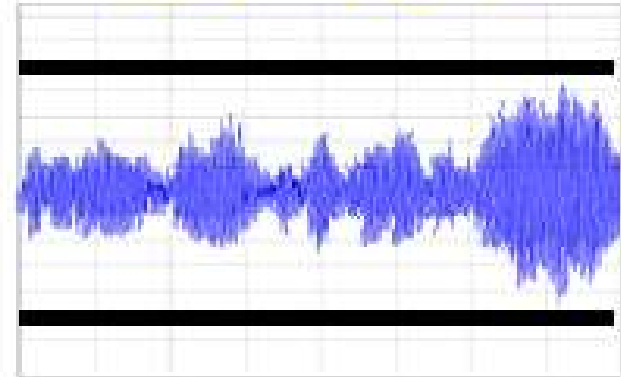


Amount of charge available for delivery

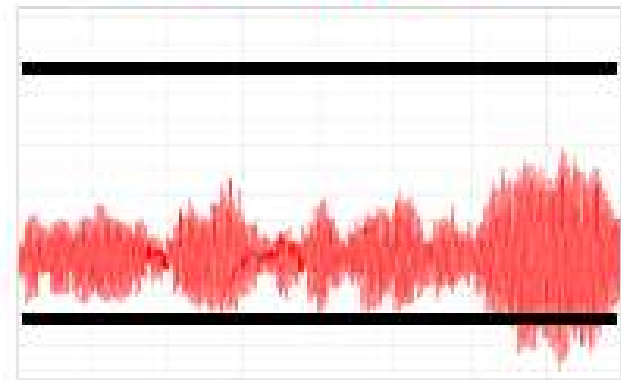
电源的直流压降

- $\Delta V = I * R_{loop} \text{ (DC)} + L_{loop} * di/dt$
- 高密/低成本/大电流等带来直流压降的问题明显增加
- 电源允许的波动范围必须考虑直流压降；

无DC压降的PDS 电压



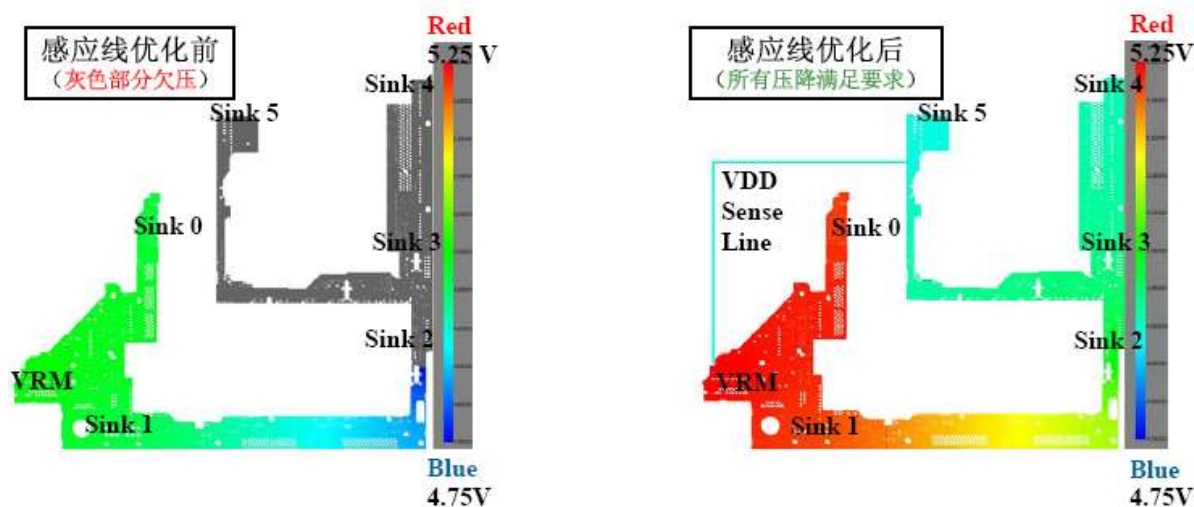
有DC压降的PDS 电压



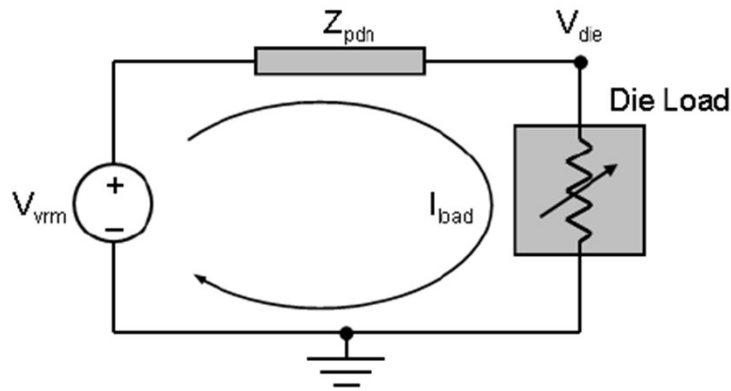
直流压降的改善方法

- 高密/低成本/大电流等带来直流压降的问题明显增加;
- 提高电源输出电压值可部分解决该问题; 或通过反馈线来减小直流压降;

VRM感应线优化



PI设计---目标阻抗

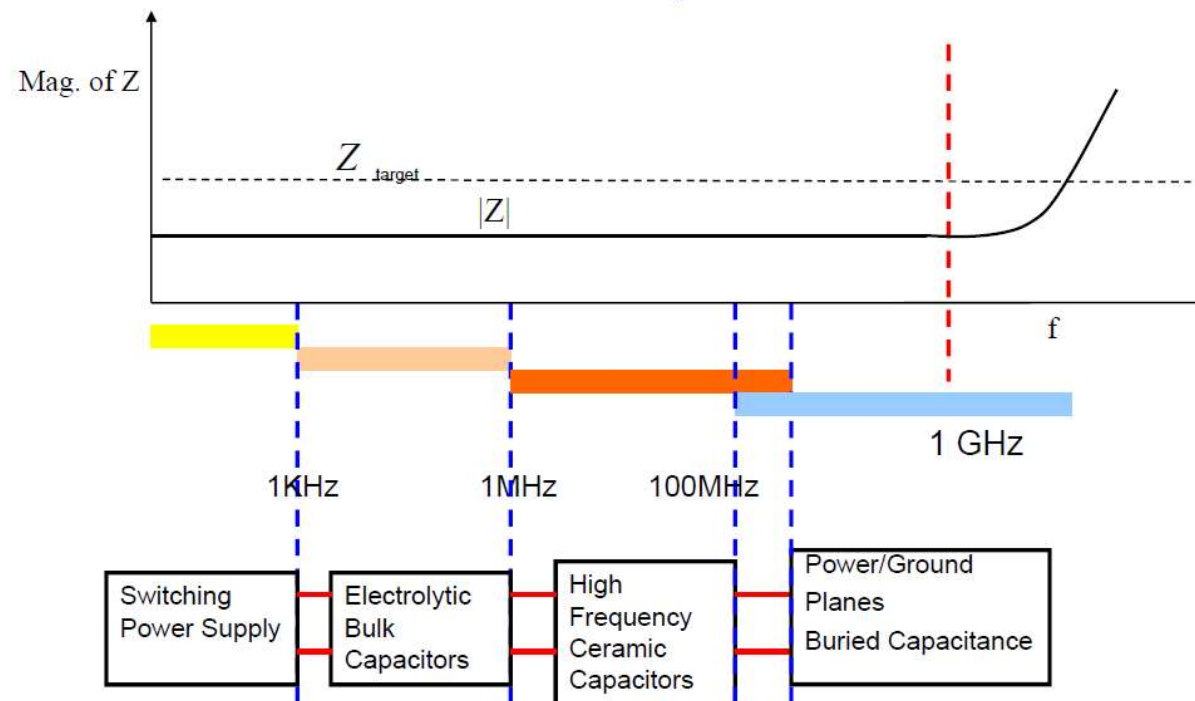


- $\Delta V = Z * \Delta I$

- $Z_{target} = (V * Ripple) / \Delta I_{max}$

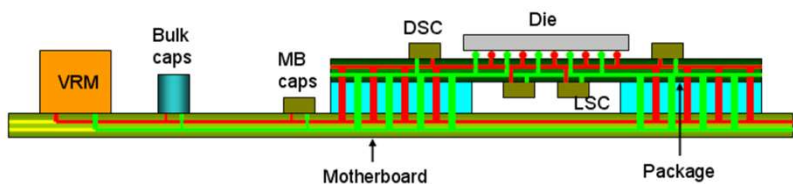
- 目标阻抗：满足负载最大瞬态电流变化，且电压波动范围在芯片允许范围内，PDN自身阻抗允许的最大值，超过这一阻抗值，则电源波动有可能超过电压允许范围
- 目标阻抗设计方法是一种保守的设计方法；
- 1V电压，5%电压波动要求，最大瞬态电流5A
- $Z_{target} = 1 * 0.05 / 5 = 10m$ 欧

PI设计---目标阻抗的实现方式

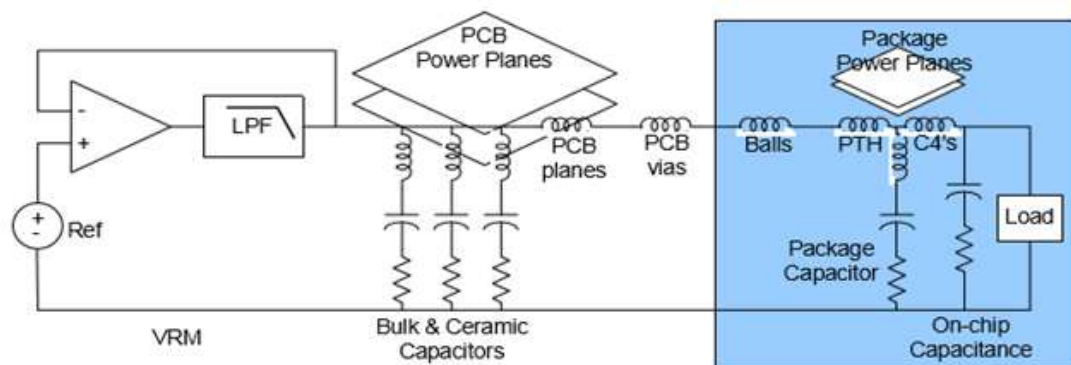
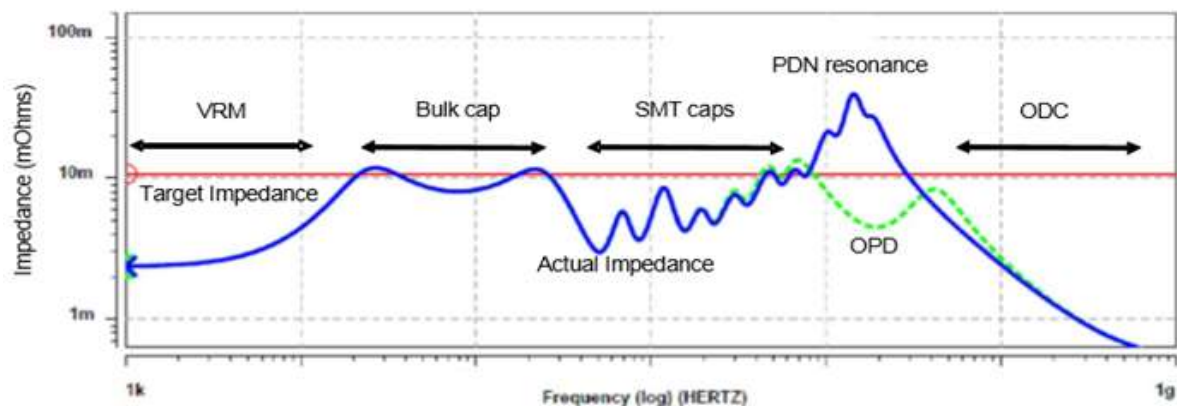


- 选择好的VRM
 - 滤波电容
 - 层叠设计
 - 布局布线
-
- 在感兴趣的频率范围内，满足 Z_{target}

目标阻抗之电容组合

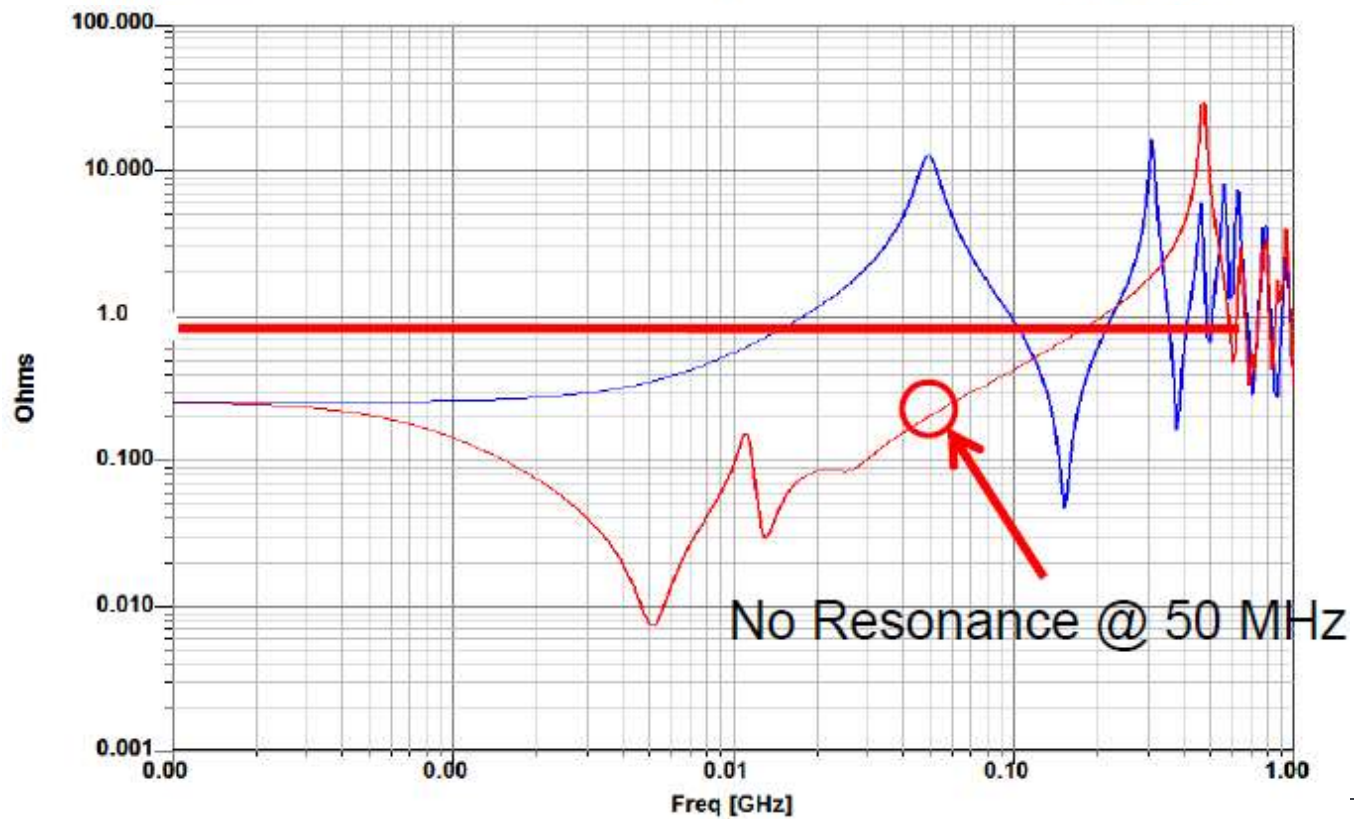


- VRM: DC~100KHz
- Bulk 电容: DC~1MHz
- 表贴电容: 1M~100MHz
- 平板电容: 100MHz~1GHz
- PKG 电容: 500MHz~1GHz
- On-die电容: 1GHz以上

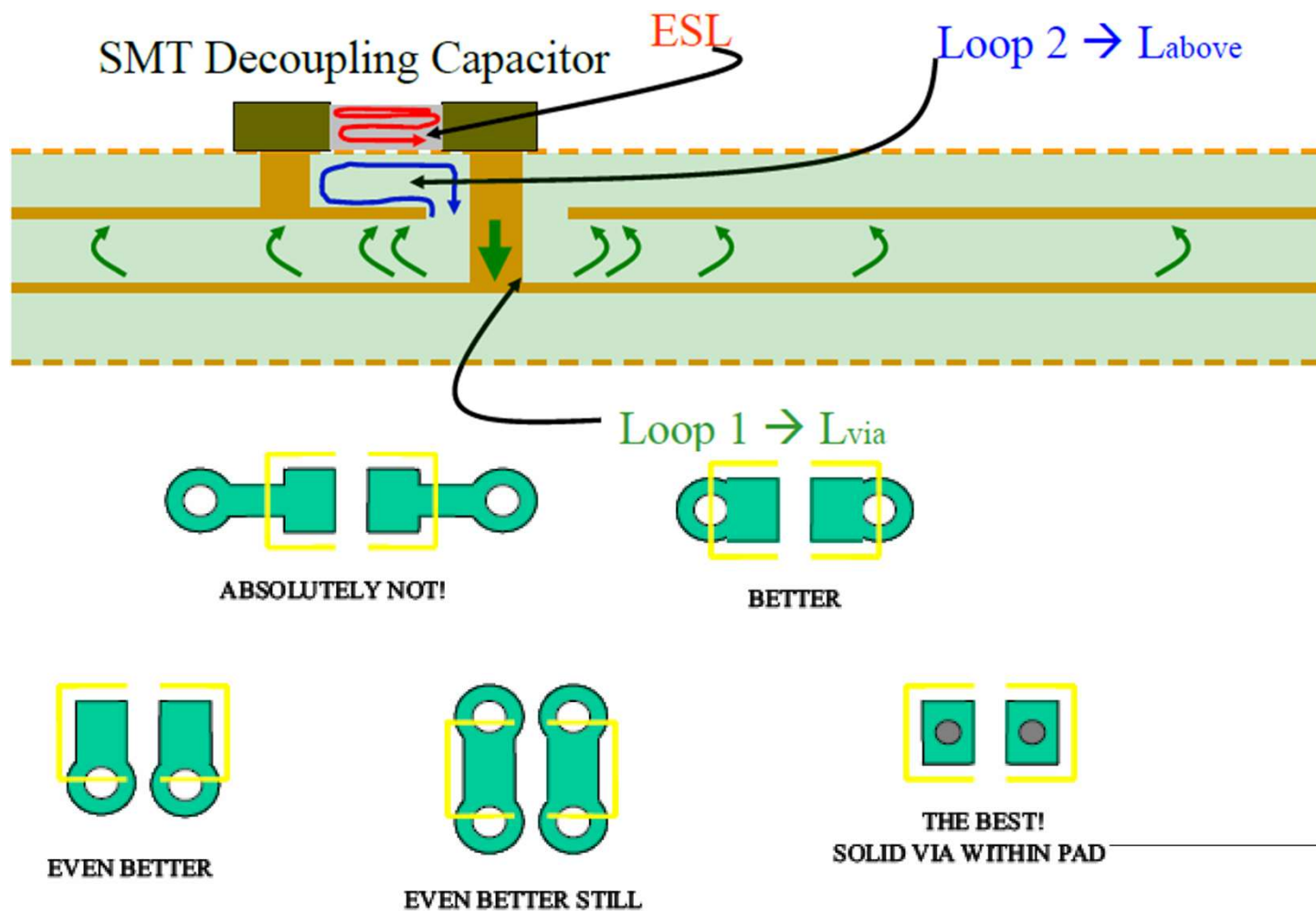


目标阻抗之电容组合举例

- “Bare Board” VS “2*47uF C” VS “52*20nF C”



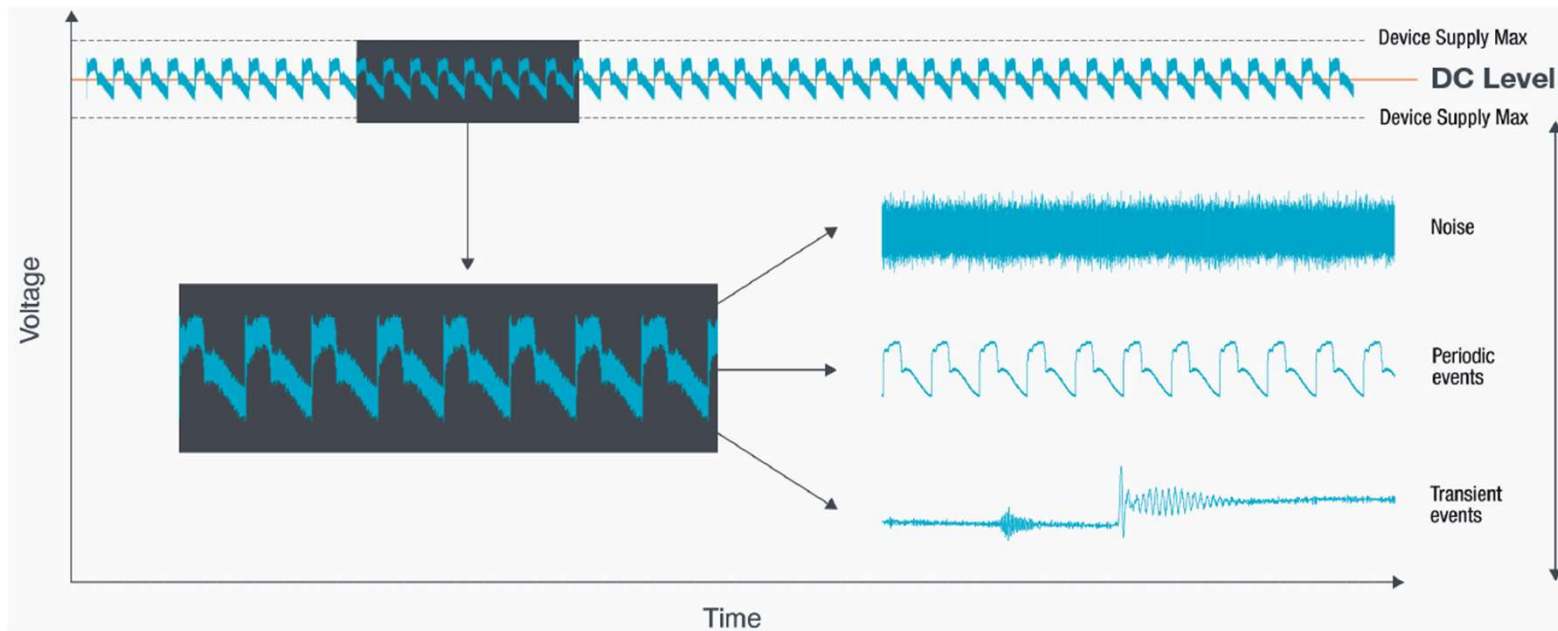
PI设计之板级优化



- 小封装尺寸电容，尽量靠近芯片电源管脚
- 过孔靠近焊盘，电源和GND过孔尽量近
- 走线短/粗
- 电源和GND平面尽量大且方正，平面对距离尽量靠近，且靠近电容和芯片

纹波噪声的来源

- 噪声：同步开关噪声SSN等
- 纹波：工频和开关频率及倍频
- 干扰：周围信号的干扰或负载突变等



高频噪声来源之同步开关噪声

- 同步开关噪声简称SSN，是指当芯片处于开关状态时瞬间变化的电流 (di/dt)，在经过回流路径上电感时形成交流压降，从而引起噪声，也称 Δi 噪声；
- $V_{ssn} = N * L_{loop} * (di/dt)$



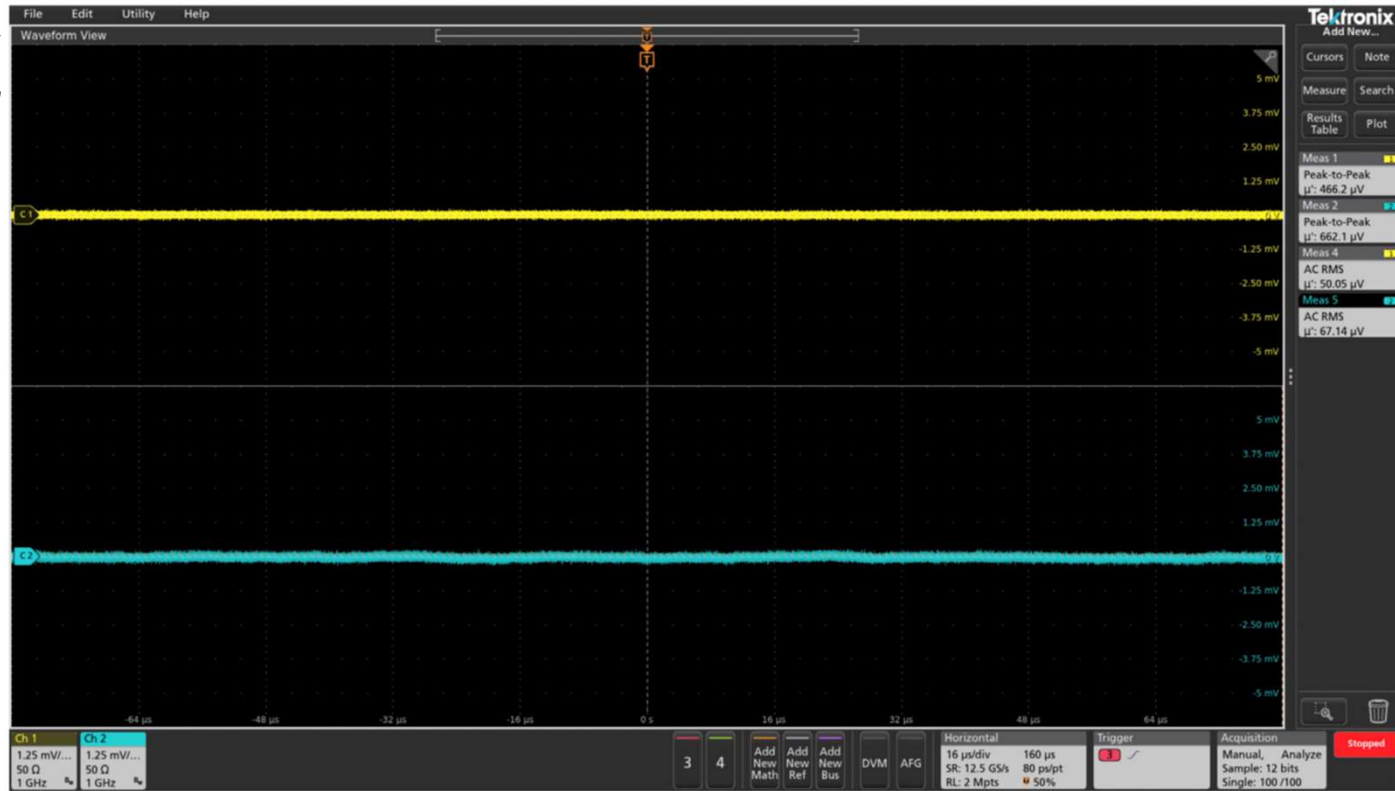
高速单板PI测试的要求

- 高精度：小噪声测试10mv或更小
- 高带宽：开关电源的开关频率和上升时间变得更快&芯片的高速瞬态电流
- DC耦合：节能环保， DVFS动态电压频率调整
- 输入阻抗：DC高阻， AC 50 ohm
- 丰富的测试连接方式和标准测试软件
- 时域频域联合分析



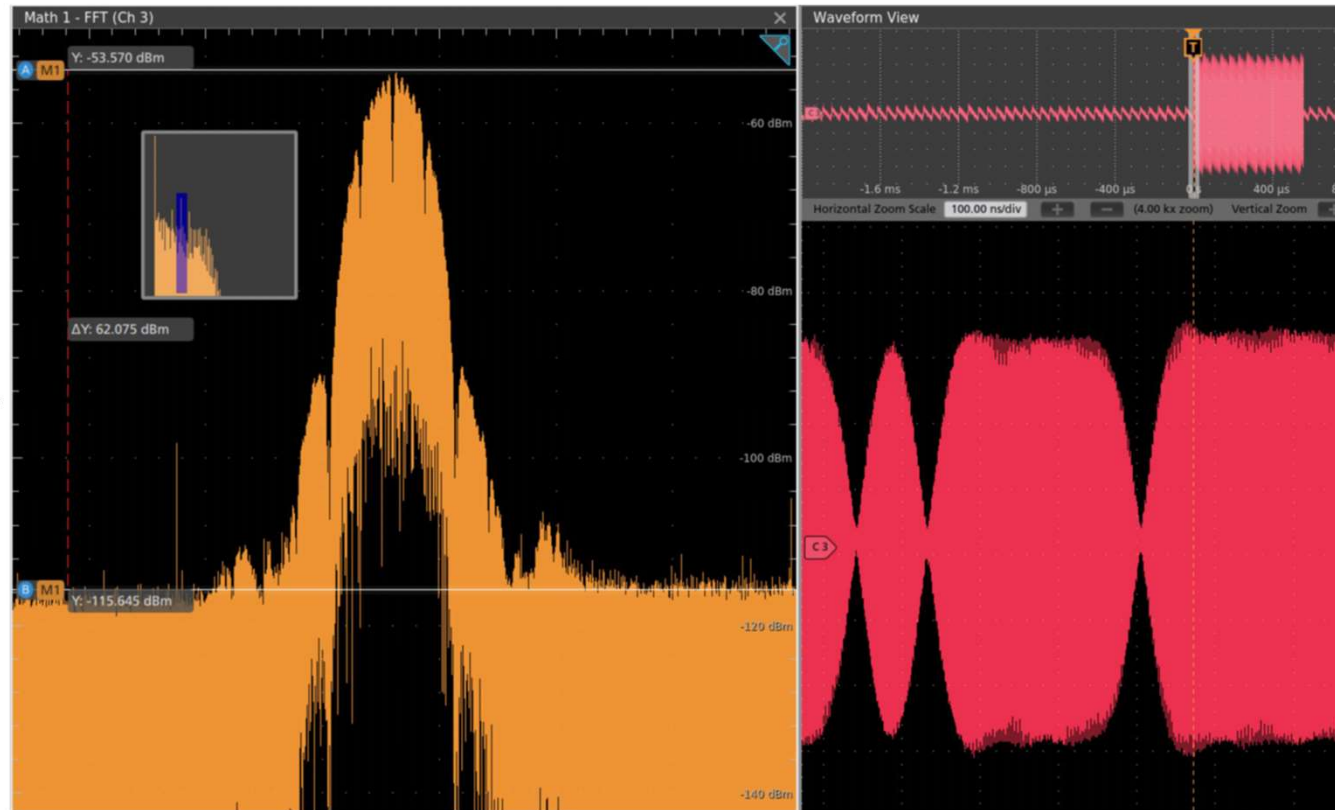
测试系统的底噪

- 电源噪声的要求越来越高，要求测试系统噪底足够小
- 示波器+探头
- MSO6主机
Pk-Pk: 466uV
rms值: 50uV
- MSO6+TPR1000
Pk-Pk: 662uV
rms值: 67uV



测试系统的带宽要求

- 宽禁带半导体SIC/GAN, Trise已经ns级;
- 板级高速干扰越来越多
- 芯片的工作频率越来越高
- 传统的“20MHz”不够了!

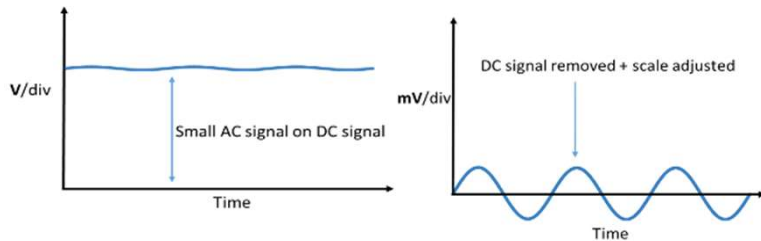


示波器垂直刻度对精度的影响

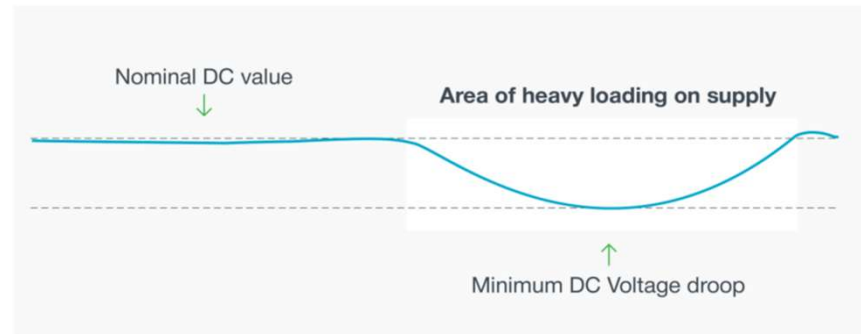
- 垂直刻度:
1mv vs 100mv
- 对应底噪:
0.53vs 8.95mv
- 17倍!



DC耦合 or AC耦合?



- 测试难点：在大的DC信号基础上测试AC小信号
- 电源质量=DC+AC
- AC耦合会漏掉直流压降，以及重负载下的电压Droop，和DVFS动态电压频率调整的过程等
- 测试的目的是看到“真实”的波形



示波器输入阻抗

- 电源：直流电源（DC）上包含了交流高频噪声(AC)
- DC: 高阻
- AC: 50ohm
- 电源纹波探头: DC 高阻, AC 50ohm的输入端接阻抗

10X无源探头

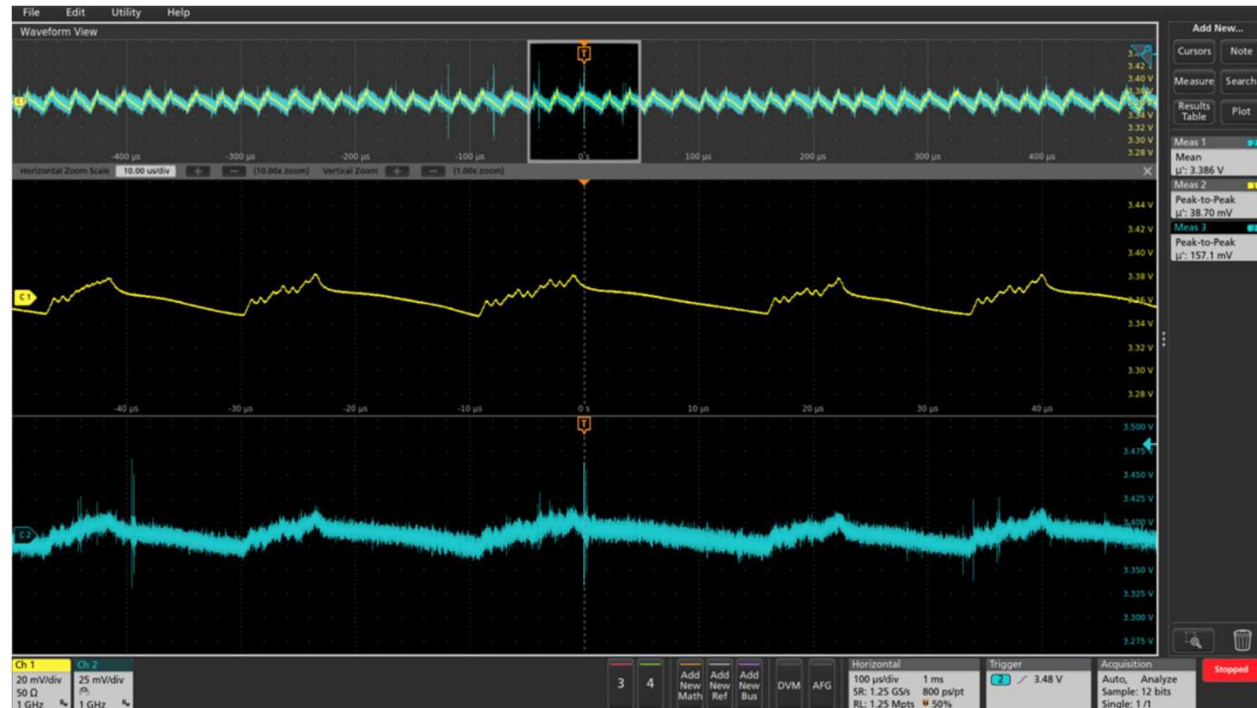
- 10X无源探头，信号衰减10倍

$$SNR = \frac{V_{in}}{(Attenuation) \cdot (V_{noise})}$$

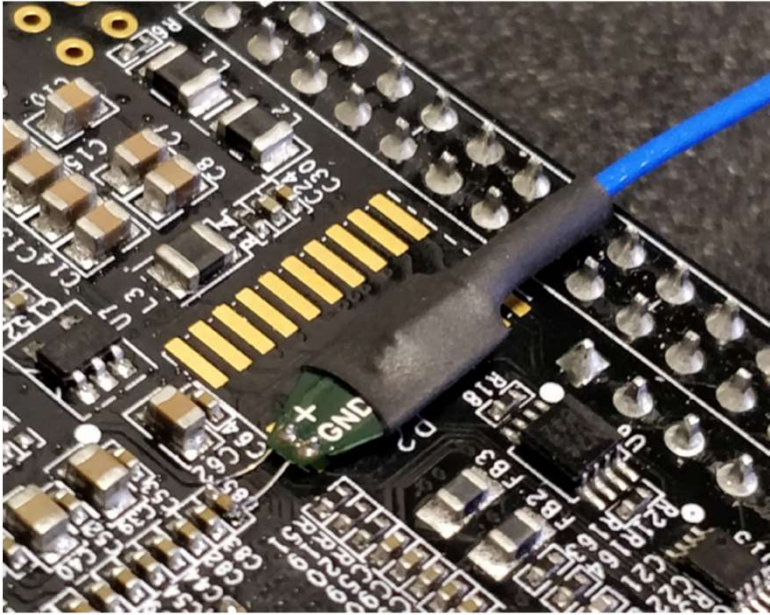
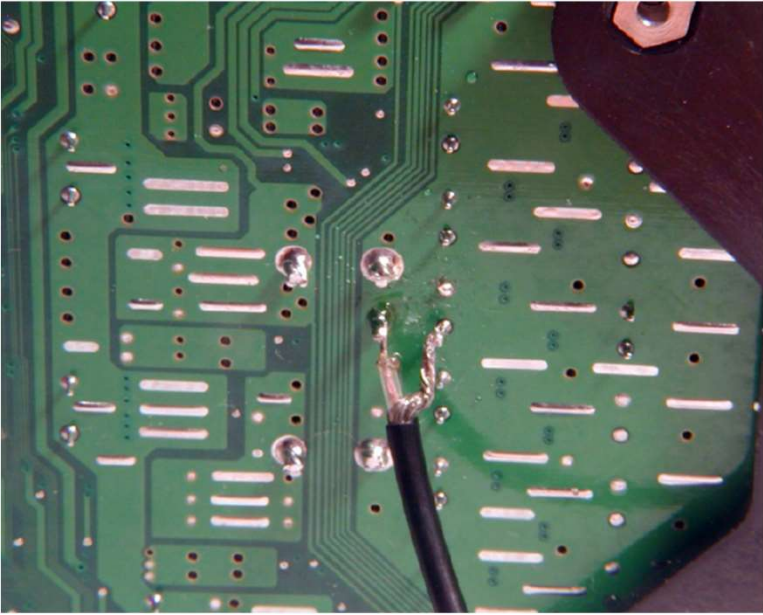
$$\frac{10mV}{(10) \cdot (200\mu V)} = 5:1$$

$$\frac{10mV}{(1.25) \cdot (200\mu V)} = 40:1$$

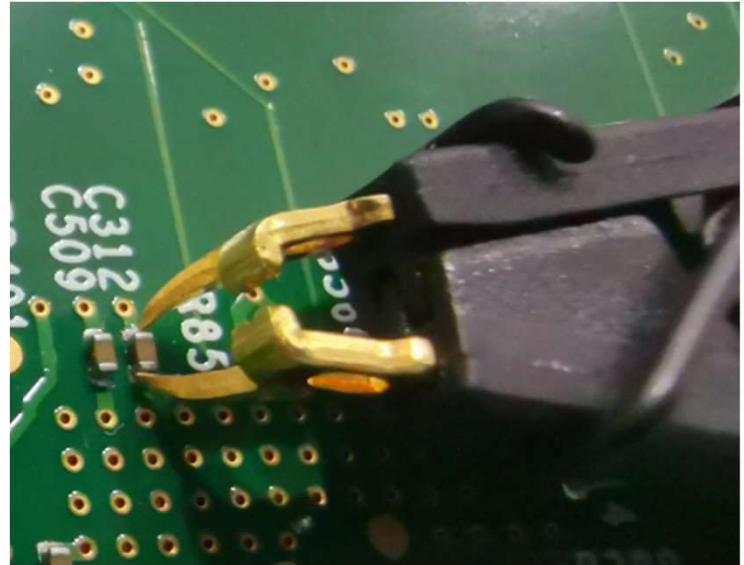
- TPR1000探头 VS 10X无源探头: 38.7mv vs 157mv



高精度/高一一致性连接方式



方便易用的连接方式



丰富的连接方式

MMCX接口

SMA接口

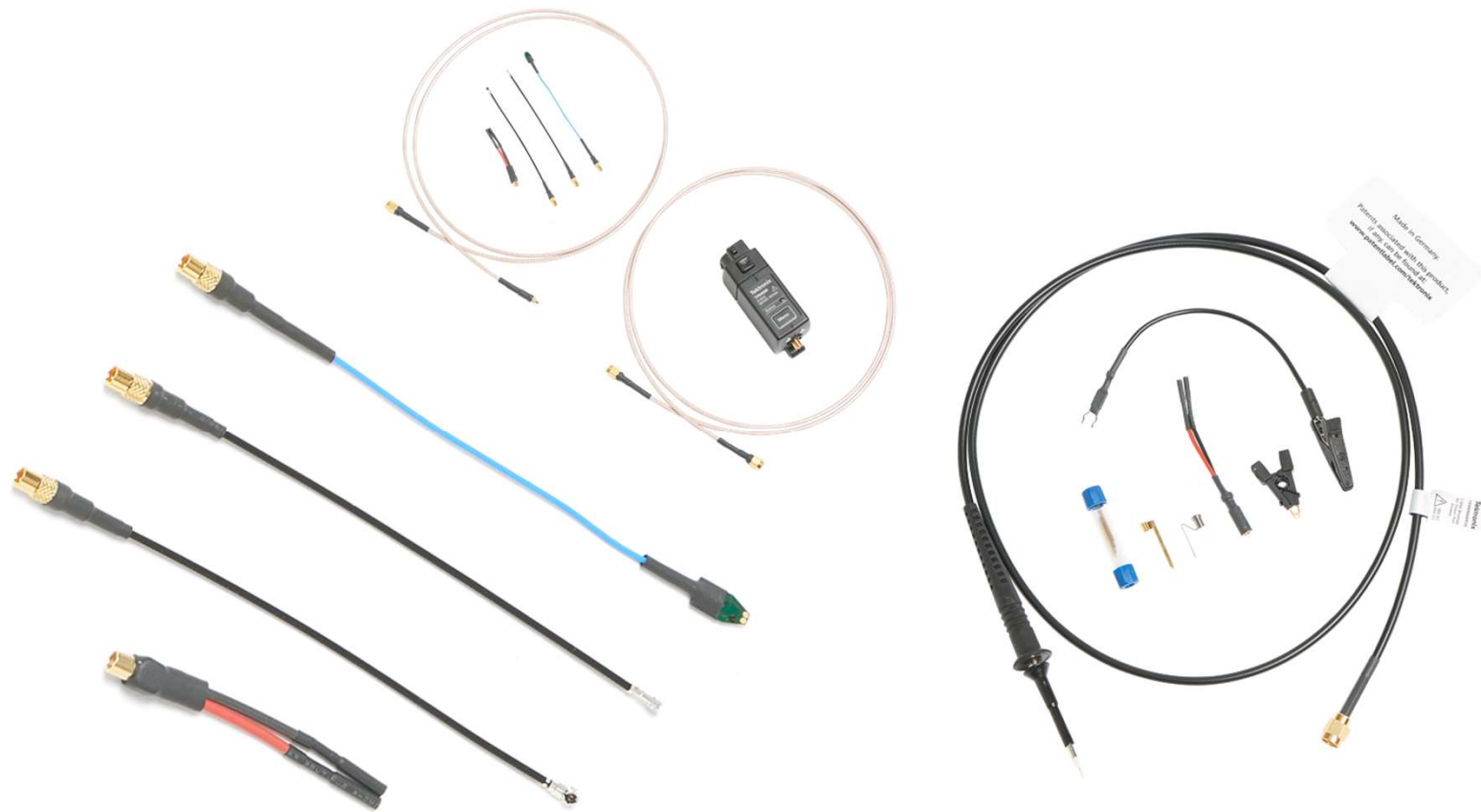
U.FL接口

焊接接口

SQ-PIN接口

点测

电容夹CLAMP



PI测试其它注意点

- 无论那种测试连接，尽量减小测试环路（地线尽量短）
- 推荐Bottom面测试，减少干扰的引入
- 测试点尽量靠近芯片电源管脚
- 电源纹波噪声测试是最大负载下的压力测试



超低噪声的MS06示波器

- **新!**TEK061示波器前端低噪放ASIC实现了突破性的噪声性能
- 与普通示波器相比（5mV/div, 1 GHz时），噪声降低约75%



12.5 GS/s, HiRes 模式, RMS

V/div	1 mV/div	2 mV/div	5 mV/div	10 mV/div	20 mV/div	50 mV/div	100 mV/div	1 V/div
4 GHz	97.4 μ V	98.7 μ V	124 μ V	192 μ V	344 μ V	817 μ V	1.92 mV	16.3 mV
3 GHz	82.9 μ V	84 μ V	105 μ V	160 μ V	282 μ V	680 μ V	1.62 mV	13.6 mV
2.5 GHz	76.5 μ V	77.5 μ V	93.8 μ V	144 μ V	257 μ V	606 μ V	1.44 mV	12.1 mV
2 GHz	68.1 μ V	69.1 μ V	83.6 μ V	131 μ V	226 μ V	528 μ V	1.28 mV	10.6 mV
1 GHz	54.8 μ V	51.2 μ V	63.4 μ V	90.9 μ V	160 μ V	378 μ V	941 μ V	7.65 mV
500 MHz	39.7 μ V	39.8 μ V	48.1 μ V	65.1 μ V	115 μ V	280 μ V	666 μ V	5.6 mV
350 MHz	33.8 μ V	33.5 μ V	40 μ V	54.8 μ V	94.3 μ V	217 μ V	560 μ V	4.35 mV
250 MHz	30.8 μ V	31.2 μ V	36.1 μ V	49.9 μ V	80.3 μ V	187 μ V	482 μ V	3.75 mV
200 MHz	25.3 μ V	25.4 μ V	29.7 μ V	44 μ V	70.7 μ V	165 μ V	445 μ V	3.3 mV
20 MHz	8.68 μ V	8.9 μ V	10.4 μ V	15.1 μ V	27.5 μ V	70.4 μ V	158 μ V	1.41 mV

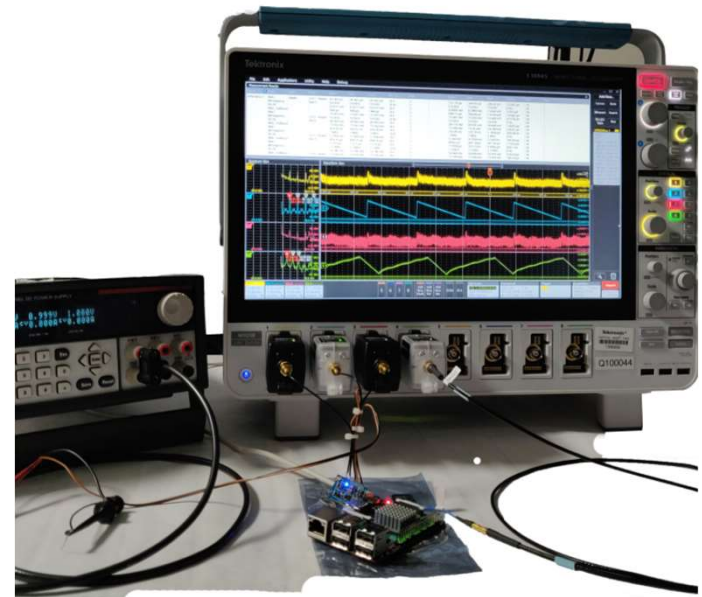
纹波噪声探头---TPR1000&TPR4000

指标参数	TPR1000	TPR4000
带宽	1 GHz	4 GHz
偏置电压范围	±60V	
动态范围	±1V	
输入阻抗	50KΩ DC, 50Ω AC	
耦合方式	DC, LF Reject	
测试精度	1mV	
系统噪声(MSO6)	$<300\mu\text{V}_{\text{Peak-To-Peak}}$ (With 20MHz Bandwidth Limit) $<1.3\text{mV}_{\text{Peak-To-Peak}}$ (At Full Bandwidth of Scope) Note: With grounded input, set to maximum sensitivity of 1.3mV/Div	
衰减	1.25x	
连接方式	New Browser, Solder-In & Snap-On	



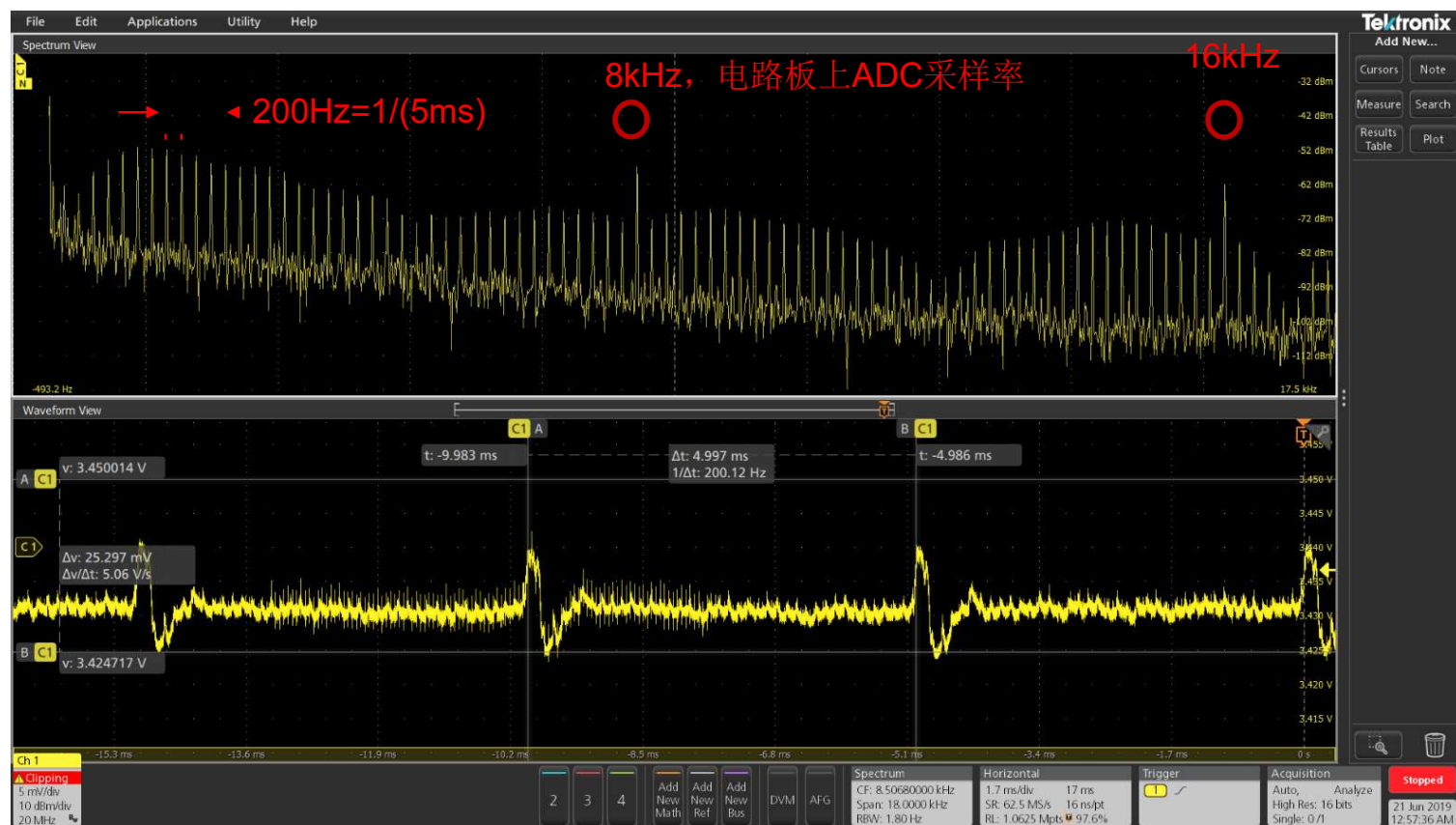
标准电源测试软件--DPM

- Ripple Analysis
 - Ripple
- Power Sequence Analysis
 - Turn-on Time
 - Turn-Off Time
- Transient Analysis
 - Overshoot
 - Undershoot
- 自动化，减小人为误差，测试一致性好



时域/频域联合分析

- 专利采样技术使得时域频域控制互不干扰
 - 比传统FFT更易用
 - 在时域频域同时观测信号
- Spectrum Time 使得以下工作更简单
 - 观测频域信号在时间轴上的变化
 - 分析信号/事件在频域和时域上发生时的相关性



泰克PI测试解决方案

	场景 I	场景 II
场景	芯片或手机或模组（高密高频单板）	通用高速单板设计
需求	10mv以下的纹波测试 1~4G瞬态噪声	10mv左右的纹波测试 1G以下的瞬态噪声
应用	电源完整性测试（纹波噪声测试，直流压降测试）	
解决方案	MSO6 (4GHz) + TPR4000 + DPM	MSO6 (1G) + TPR1000 + DPM





Teltronix[®]

Measurement Solutions to
Accelerate Innovation