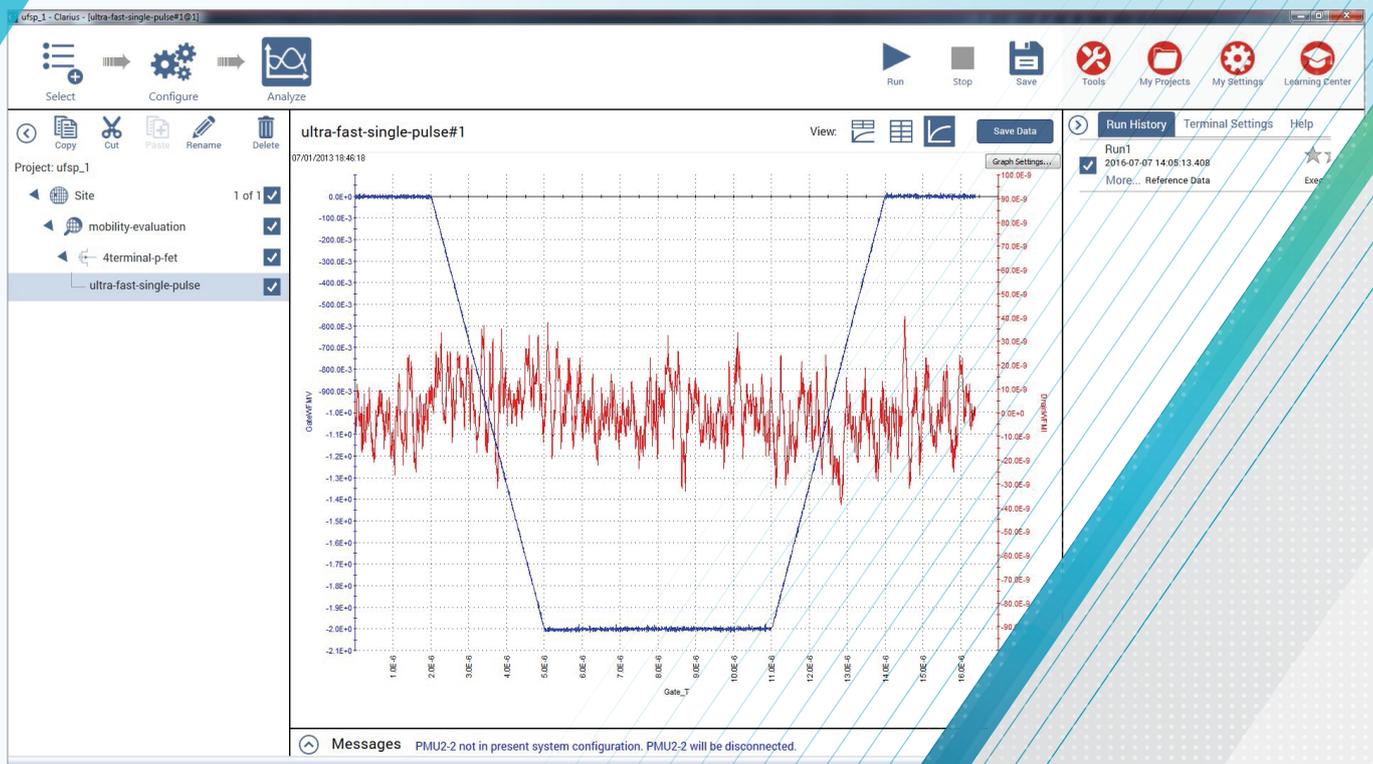


# 一种使用单个超快脉冲测量通道有效迁移率的技术

## 应用指南



## 引言

通道有效迁移率 ( $\mu_{eff}$ ) 通过载流子速度和驱动电流影响 MOSFET 性能。它是互补金属氧化物半导体 (CMOS) 技术的关键参数之一。在技术开发和材料选型中, 它广泛用于不同工艺的基准检测 [1, 2]。它还是器件建模中的一个基础参数 [3]。随着器件越来越小, 达到纳米级, 同时也随着新电介质材料的问世, 迁移率评估中使用的传统测量技术遇到了大量的问题 (如下所述), 导致明显的测量误差。因此, 我们需要一种新的迁移率提取技术。

本应用指南介绍了用以准确评估迁移率的一种新型超快速单脉冲技术 (UFSP) [4, 5], 包括技术原理、怎样连接器件、怎样使用 4200A-SCS 参数分析仪中的 Clarius 软件。

## 传统迁移率测量和挑战

我们以 p- 通道器件为例, 其中栅极长  $L$ , 宽  $W$ 。当通道电荷在线性区从源极到漏极相当均匀时, 通道有效迁移率 ( $\mu_{eff}$ ) 可以写作:

$$\mu_{eff} = \frac{L}{W} \cdot \frac{I_{ch}}{Q_i \cdot V_d}$$

其中  $V_d$  是器件漏极端子上应用的小的偏置,  $Q_i$  是移动通道电荷密度 ( $C/cm^2$ ),  $I_{ch}$  是通道中流动的传导电流。

传统上,  $I_{ch}$  在器件的漏极端子上测量, 配置图如图 1(a) 所示。 $Q_i$  通过对测得的栅极到通道电容  $C_{gc}$  相对于  $V_g$  求积分来获得, 即:

$$Q_i = \int_{-\infty}^{V_g} C_{gc} dV_g$$

其中连接配置图如图 1(b) 所示。

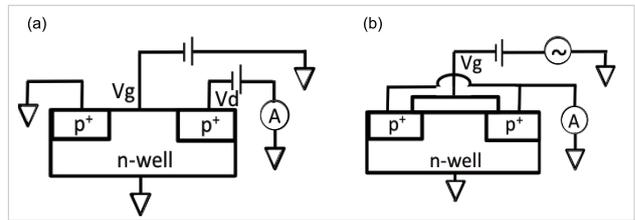


图 1. (a) 传导电流测量配置; (b) 栅极到通道电容  $C_{gc}$  测量配置。

传统迁移率测量原理好像很简单, 但许多挑战和问题都与这项测试有关。过去, 许多错误来源通常都会被忽略。

$V_d$  相关性: 传统技术对  $I_{ch}$  测量应用非零  $V_d$  (通常 50mV-100mV), 而对  $Q_i$  测量应用零  $V_d$ 。两种测量中使用不同的  $V_d$ , 可能会在评估薄氧化物时导致明显的误差, 特别是在低电场区域。图 2 给出了一个实例, 其中较高的  $|V_d|$  导致迁移率在接近峰值的地方明显下降, 这是因为  $|V_g - V_d|$  在高  $|V_d|$  时下降, 所以  $I_{ch}$  的真实电荷载流子密度要小于  $V_d = 0$  时测得的  $Q_i$ 。

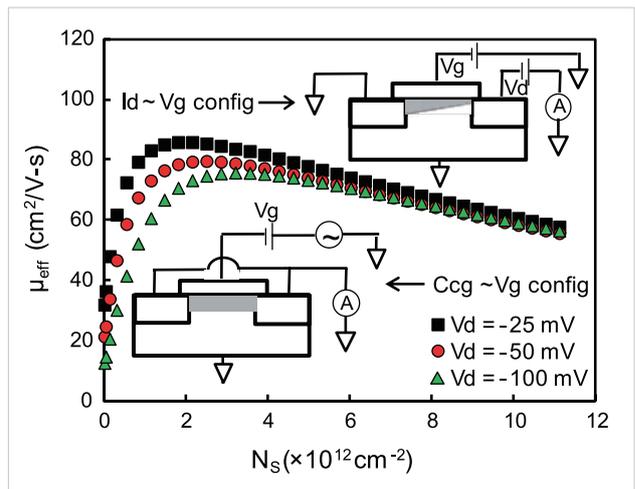


图 2. 传统技术测得的有效通道迁移率。 $I_{ch}$  在各种非零漏极偏置  $V_{DS}$  下测得, 而  $Q_i$  在  $V_d = 0$  下测得。提取的迁移率在更高  $|V_d|$  时明显下降。插图说明了通道中的载流子分布。

**电荷俘获：**传统技术使用低速测量，典型测量时间以秒计。快速电荷俘获对薄 SiON 和高 k 电介质具有重要意义。对低速测量，俘获可以在测量过程中响应，提升磁滞，拉伸  $C_{gc}-V_g$  曲线，降低  $I_{ch}$ 。这会导致低估迁移率。

**漏电介质：**随着栅极氧化物不断变小，高栅极泄漏电流变成了迁移率提取的主要挑战。它既影响  $I_{ch}$  测量，也影响  $Q_i$  测量，进而影响迁移率。为使其对  $C_{gc}$  测量的影响达到最小，我们一直使用高达 GHz 的频率，要求器件采用 RF 结构。RF 结构要求更多的处理和芯片空间，但空间不见得一直都有。

**线缆切换：**传统技术需要在  $I_{ch}$  测量和  $Q_i$  测量之间切换线缆。这会放慢测量速度，可能会引起被测器件损坏。

### 超快速单脉冲技术 (UFSP 技术)

为了克服上述挑战，我们开发出一种新型技术，称为超快速单脉冲技术 (UFSP)，下面将展开介绍。

我们在这里使用 p- 通道器件，说明 UFSP 技术的工作原理，如图 3 所示。n- 通道器件的考虑因素类似。为了执行 UFSP 测量，我们在器件的栅极端子上应用一个边沿时间为几微秒的脉冲。栅极电压在脉冲的下降沿过程中朝着负极扫描，启动器件。我们同时记录器件源极和漏极端子上的瞬态电流。然后在后续上升沿过程中关闭器件电源，这期间栅极电压朝着正极扫描。我们也记录对应的瞬态电流。我们可以从几微秒内测量的四个瞬态电流中提取通道有效迁移率。

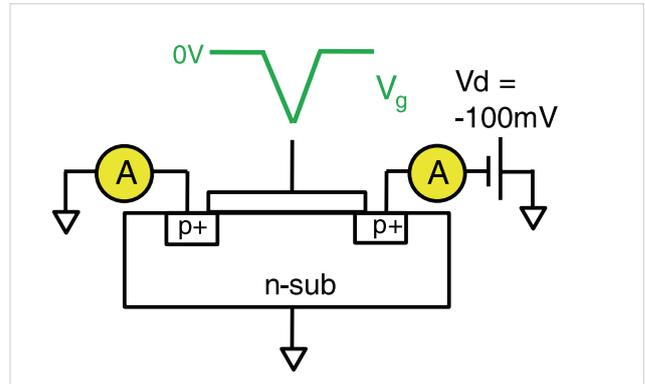


图 3. UFSP 技术工作原理示意图。

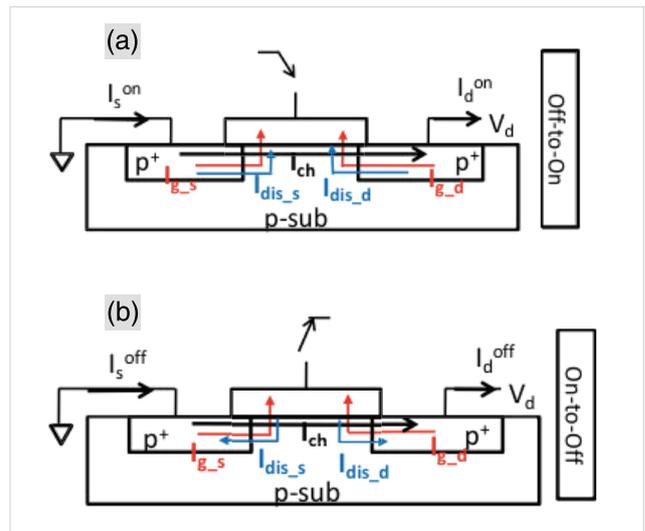


图 4. 瞬态信号测量过程中电流流动示意图。

为便于分析，我们把开关过程中漏极和源极端子上测得的电流分别定义为  $I_{d\ on}$ 、 $I_{s\ on}$ 、 $I_{d\ off}$  和  $I_{s\ off}$ 。瞬态信号测量过程中通道内的电流流动如图 4 (a) 和 (b) 所示。有三种电流：通道传导电流  $I_{ch}$ ，栅极和源极 / 漏极之间的位移电流  $I_{dis\ s}$  和  $I_{dis\ d}$ ，栅极和源极 / 漏极之间的泄漏电流  $I_{g\ s}$  和  $I_{g\ d}$ 。当器件从关切换到开时， $I_{dis\ s}$  和  $I_{dis\ d}$  的方向朝着通道中心；在源极上  $I_{dis\ s}$  的方向与  $I_{ch}$  相同，但在漏极上  $I_{dis\ d}$  的方向与  $I_{ch}$  相反。当器件从开切换到关时， $I_{dis\ s}$  和  $I_{dis\ d}$  改变方向，但  $I_{ch}$  不变。

$I_{g,s}$  和  $I_{g,d}$  与  $V_g$  扫描方向无关，在负  $V_g$  下一直从源极和漏极流向栅极。基于以上分析，通道电流  $I_{ch}$ 、栅极电流  $I_g$  和位移电流  $I_{dis}$  可以用公式 (2)-(4) 分开。 $C_{gc}$  可以使用 (5) 计算得出。

$$I_{CH} = \frac{I_D^{ON} + I_D^{OFF} + I_S^{ON} + I_S^{OFF}}{4} \quad (2)$$

$$I_G = I_{G,S} + I_{G,D} = \frac{I_S^{ON} + I_S^{OFF} - I_D^{ON} - I_D^{OFF}}{2} \quad (3)$$

$$I_{DIS} = I_{DIS,S} + I_{DIS,D} = -\frac{I_D^{OFF} - I_D^{ON} + I_S^{ON} - I_S^{OFF}}{2} \quad (4)$$

$$C_{GC} = \frac{I_{DIS}}{dV_G/dt} \quad (5)$$

为校准 UFSP 技术，我们使用带有厚氧化物的 p- 通道 MOSFET，其  $I_g$  电流可以忽略不计。测量时间 (= 边沿时间) 设为  $3\mu s$ 。测得的四种电流如图 5 所示。 $I_{ch}$ 、 $I_g$  和  $C_{gc}$  使用公式 (2) 到 (5) 得出，如图 6(a) 所示。一旦准确评估了  $C_{gc}$  和  $I_{ch}$ ，通过针对  $V_g$  求  $C_{gc}$  积分，可以得出  $Q_i$ ，然后通过公式 (1)，可以得到通道有效迁移率  $\mu_{eff}$ ，如图 6(b) 所示。

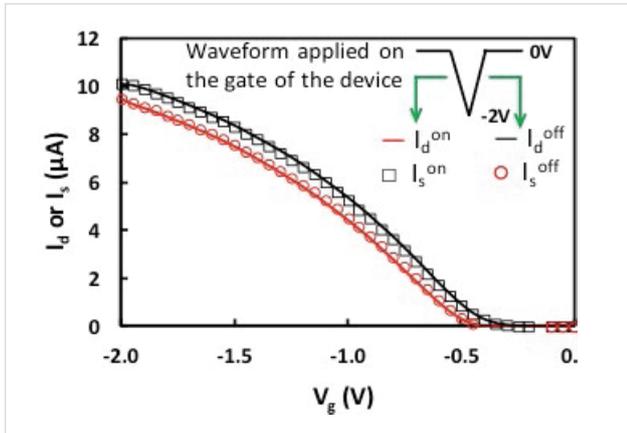


图 5. 从源极和漏极测得的四种电流，对应从关到开和从开到关  $V_g$  扫描。嵌入的小图显示了  $V_g$  波形示意图。

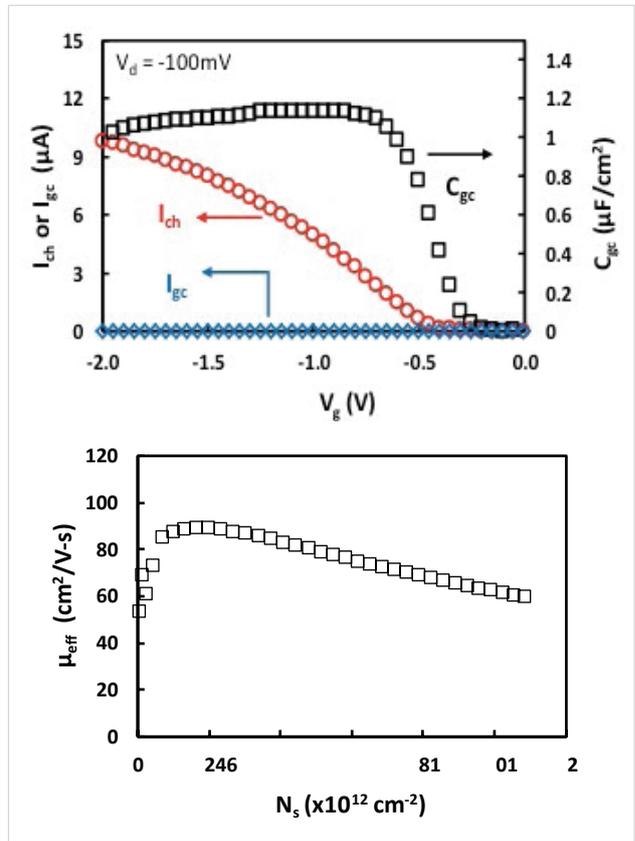


图 6.  
(a) 使用公式 (2)-(5) 同时从图 5 中的电流提取的  $I_{ch}$ 、 $I_g$  和  $C_{gc}$   
(b) 从 (a) 中的  $I_{ch}$  和  $C_{gc}$  提取的通道有效迁移率。

由于 UFSP 在相同的  $V_d$  下测量  $I_{ch}$  和  $C_{gc}$ ，所以  $\mu_{eff}$  应该与  $V_d$  无关。图 7 比较了在三种不同的  $V_d$  偏置下评估的  $\mu_{eff}$ 。结果相当一致，证明已经消除了使用传统技术时  $V_d$  导致的误差。

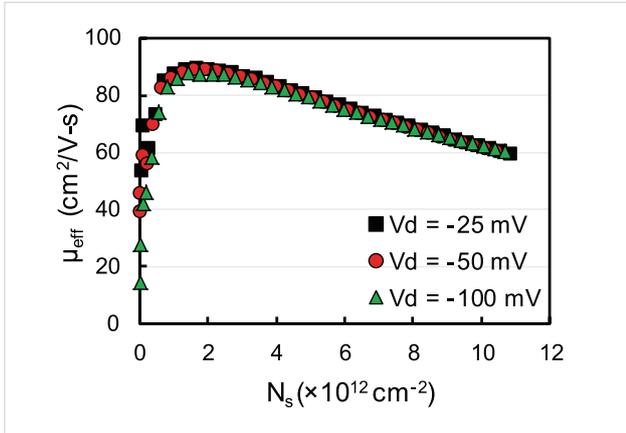


图 7. UFSP 技术在三种不同的  $V_d$  下提取的有效通道迁移率  $\mu_{eff}$ 。

UFSP 还特别适合标准结构的泄漏栅极电介质。我们在一个 EOT 为 1.28nm 的“泄漏的”n 通道 MOSFET 上使用 UFSP，从源极和漏极端子中测得四种电流，对应从关到开和从开到关  $V_g$  扫描，如图 8 (a) 所示。我们使用公式 (2)–(5)，提取  $I_{ch}$  (‘□’)、 $I_g$  (‘o’) 和  $C_{gc}$  (‘x’)，如图 8 (b) 所示。图 8 (b) 中是来自 DC 测量的  $I_g$ ，以进行对比。结果相当一致。图 8 (c) 显示可以对这个泄漏器件可靠地测出电子迁移率，其中  $I_g$  高达  $45A/cm^2$ 。由于 UFSP 可以容忍高栅极泄漏，因此它不要求使用专用 RF 结构来评估迁移率。

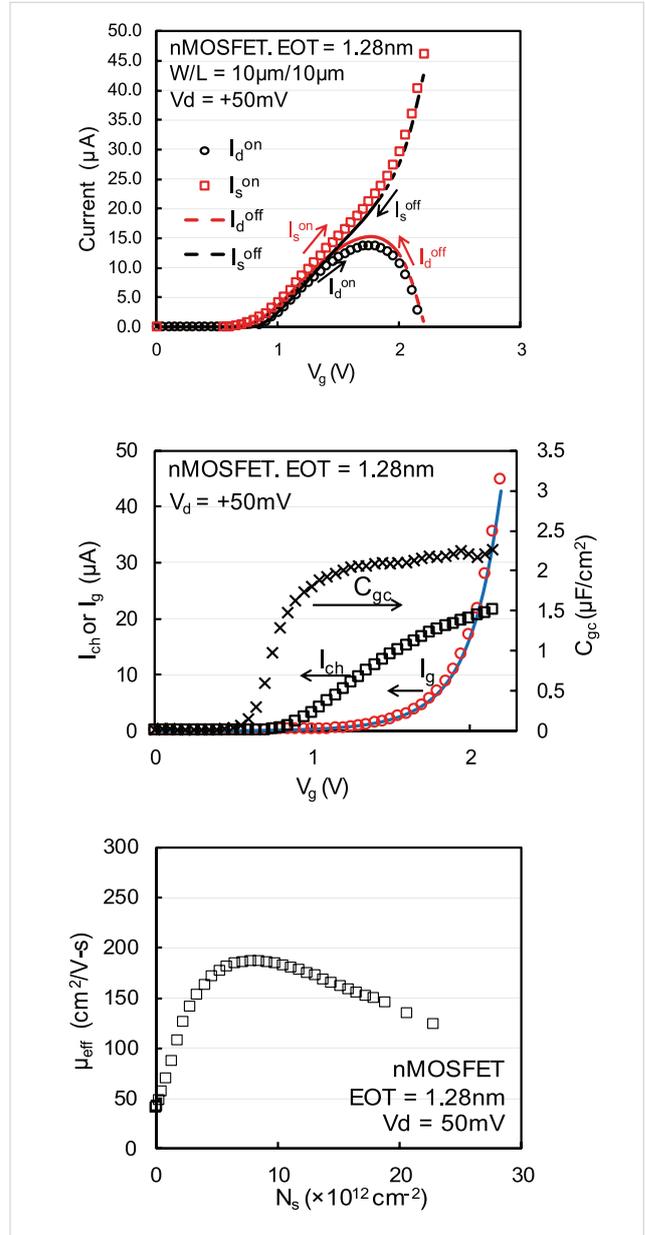


图 8.

- (a) UFSP 技术在 EOT 为 1.28nm 的 nMOSFET 上从源极和漏极测得的四种电流，对应从关到开和从开到关  $V_g$  扫描。
- (b) 使用公式 (2)–(5) 从 (a) 中的电流提取的  $I_{ch}$  (‘□’)、 $I_g$  (‘o’) 和  $C_{gc}$  (‘x’)。蓝线是 DC 测量获得的泄漏电流。
- (c) 使用公式 (1) 及提取的  $I_{ch}$  和  $C_{gc}$  计算得出的通道有效迁移率  $\mu_{eff}$ 。

为了演示 UFSP 对拥有明显电荷俘获的器件的适用性，我们使用一个带  $\text{HfO}_2/\text{SiO}_2$  堆栈的 pMOSFET。在这个电介质堆栈中，大量俘获位于 Si/SiO<sub>2</sub> 接口附近，可以与基底迅速交换电荷。传统技术要用几秒的时间，因此不能与通道移动电荷区分开。结果会高估反转电荷，进而会低估通道有效迁移率。UFSP 技术只需几微秒的时间，最大限度地降低了电荷俘获效应。图 9 比较了这两种技术提取的迁移率。它清楚地表明，在抑制俘获后，从 UFSP 提取的迁移率要远高于传统技术。

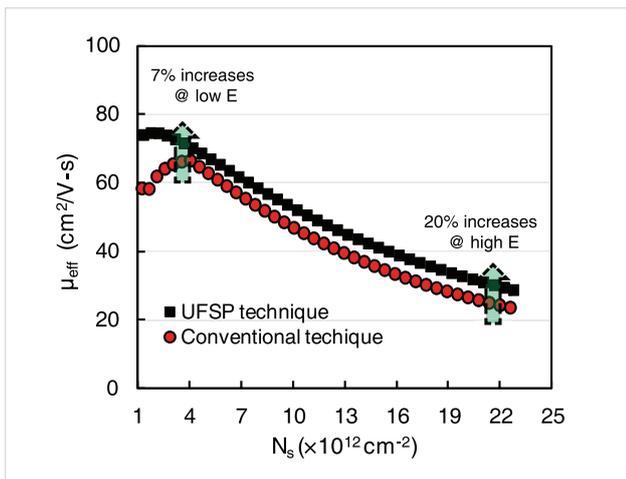


图 9. 对采用俘获速度相当快的  $\text{HfO}_2/\text{SiO}_2$  电介质的器件，UFSP 和传统技术提取的迁移率对比。

### UFSP 测量要求的硬件

选择相应的测量设备，对成功实现超快速单脉冲方法至关重要。其要求的硬件如下：

- 一台 4200A-SCS 参数分析仪，带有
- 两个超快速电流电压测试模块 (4225-PMU);
- 四个远程放大器 / 开关 (4225-RPM);
- 4 个高性能三同轴电缆套件 (4210-MMPC-C)。

图 10 是测试线缆配置照片。4225-PMU 是不断壮大的 4200A-SCS 参数分析仪家族中最新增加的仪器选项。该模块把超快速电压波形发生和信号观测功能整合到 4200A-SCS 本已非常强大的测试环境中，提供了前所未有的 I-V 测试性能。它使得超快速 I-V 供电和测量变得就像使用传统高分辨率源测量单元 (SMU) 仪器进行 DC 测量一样简便。每个 4225-PMU 插件模块提供了两条通道，集成了源和测量功能。4225-PMU 的每条通道不仅提供了高速电压输出 (脉宽范围为 60 ns~DC)，还可以同时进行电流和电压测量。4225-RPM 远程放大器 / 开关进一步扩展了 4225-PMU 功能，提供了超低电流测量 (低于 100nA)，减少了电缆电容效应。

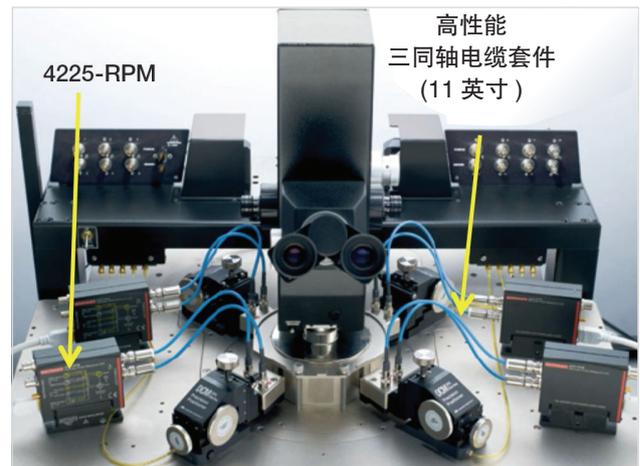


图 10. UFSP 技术设置。

### 连接器件

图 11 显示了 UFSP 测量连接图。器件的每个端子使用两条 11 英寸三同轴电缆 (在电缆组 4210-MMPC-C 中提供) 连接到一个 4225-RPM 上。然后每个 4225-RPM 使用两条三同轴电缆连接到 PMU 其中一条通道上。所有测量都由 Clarius 软件控制。

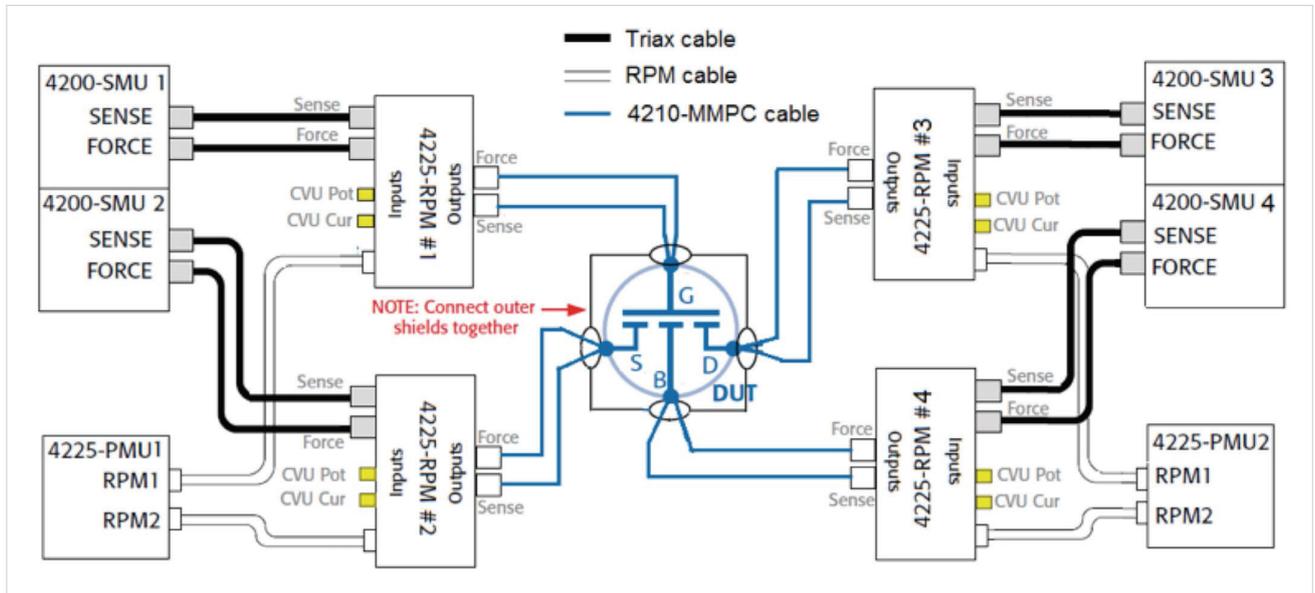


图 11. 超快速单脉冲 (UFSP) 技术实验连接。使用两个吉时利双通道 4225-PMU 执行瞬态信号测量，使用四个吉时利 4225-RPM 降低电缆电容效应，实现低于 100nA 的准确测量。

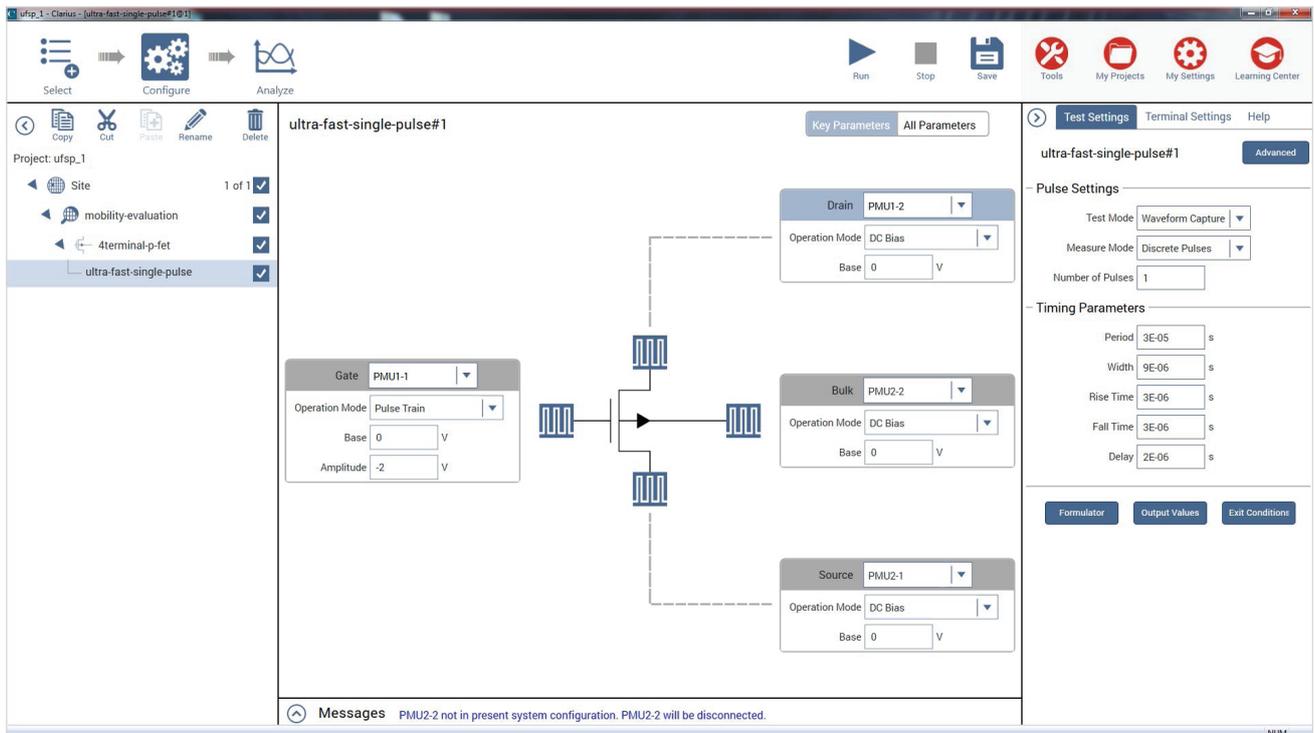


图 12. Clarius 软件中的 UFSP 测量项目实例。器件有四个端子，每个端子分别连接到 PMU 的一条通道上。

## 使用 Clarius 软件执行 UFSP 测量

使用 4200A-SCS 系统执行 UFSP，进行通道有效迁移率测量相当简单。系统中包括一个项目实例。如图 12 所示，器件的每个端子都连接到 PMU 的一条通道上。用户可以在定义标签中修改每条 PMU 通道的参

数。表 1 列出了 p- 通道 MOSFET 的一套用户自定义参数。

在 Test Settings 测试设置窗格中，用户可以输入想要的测量速度，也就是脉冲的边沿时间。表 2 列出了推荐值。

表 1. PMU 每条通道定义标签中推荐使用的设置。

栅极端子的 PMU 设置			
	参数	值	说明
脉冲串设置	Forcing Function 输出函数	Pulse Train	生成单个脉冲或形状相同的脉冲串
	Voltage Amplitude 电压幅度	-2V	确定 Vg 扫描范围
	Voltage Base 电压基准	0V	
测量范围	Vrange	10V	栅极上可以应用的最大电压
	Irange	10μA	电流测量范围
测量设置	Sample I waveform 样本电流波形	untick	不记录栅极的电流
	Sample V waveform 样本电压波形	tick	记录栅极上应用的电压
	Timestamp 时间标记	tick	记录测量的总时间

漏极端子的 PMU 设置			
	参数	值	说明
脉冲串设置	Forcing Function 输出函数	Pulse Train	生成单个脉冲或形状相同的脉冲串
	Pulse Train Settings 脉冲串设置	DC voltage	应用移动性测量使用的恒定 Vd 偏置
	Voltage Base (V) 电压基准	-0.1	
测量范围	Vrange	10V	栅极上可以应用的最大电压
	Irange	10μA	电流测量范围
测量设置	Sample I waveform 样本电流波形	tick	记录漏极的电流
	Sample V waveform 样本电压波形	untick	不记录漏极上应用的电压
	Timestamp 时间标记	untick	不记录测量的总时间

源极端子的 PMU 设置			
	参数	值	说明
	Forcing Function 输出函数	Pulse Train	生成单个脉冲或形状相同的脉冲串
	Pulse Train Settings 脉冲串设置	DC voltage	应用移动性测量使用的 0 Vs 偏置
	Voltage Base (V) 电压基准	0	
测量范围	Vrange	10V	栅极上可以应用的最大电压
	Irange	10μA	电流测量范围
测量设置	Sample I waveform 样本电流波形	tick	记录源极的电流
	Sample V waveform 样本电压波形	untick	不记录源极上应用的电压
	Timestamp 时间标记	untick	不记录测量的总时间

衬底偏置端子的 PMU 设置			
	参数	值	说明
	Forcing Function 输出函数	Pulse Train	生成单个脉冲或形状相同的脉冲串
	Pulse Train Settings 脉冲串设置	DC voltage	应用移动性测量使用的 0 Vbulk 偏置
	Voltage Base (V) 电压基准	0	
测量设置	Sample I waveform 样本电流波形	untick	不记录衬底偏置的电流
	Sample V waveform 样本电压波形	untick	不记录衬底偏置上应用的电压
	Timestamp 时间标记	untick	不记录测量的总时间

表 2. 定时标签中推荐的设置。

参数	值	说明
Test Mode 测试模式	Waveform capture 波形捕获	
Measurement Mode 测量模式	Discrete Pulses 离散脉冲	离散脉冲和不同脉冲，然后要输入脉冲数，10 个就够。
Sweep parameter 扫描参数	None	不要求扫描
Period (s) 周期 (秒)	5.00E-05	脉冲周期
Width (s) 宽度 (秒)	6.00E-06	脉冲宽度
Rise Time (s) 上升时间 (秒)	3.00E-06	脉冲上升时间
Fall Time (s) 下降时间 (秒)	3.00E-06	脉冲下降时间，设为与上升时间相同
Pulse Delay (s) 脉冲延迟 (秒)	2.00E-06	脉冲延迟时间，与上升时间相同

一旦执行了测试，将记录源极和漏极端子上打开和关闭过程中的瞬态电流，并保存在工作表中，也可以另存成 .xls 文件。还可以在图表标签上绘制这些电流的图表。从这些电流中，可以根据公式 (2) 到 (5) 提取通道有效迁移率。

## 总结

通道载流子迁移率是材料选型和工艺开发的一个关键参数。传统技术有多个缺点：速度慢，很难实现快速俘获，依赖  $V_{ds}$ ，需要换电缆，对栅极泄漏灵敏，程序复杂。我们提出并开发了一种超快速单脉冲技术 (UFSP)，可以克服这些缺点。我们可以在几微秒内同时测量  $I_{CH}$  和  $Q_i$ ，而且不需要换电缆。可以使用 4200A-SCS 参数分析仪及两个 4255-PMUs 和四个 4225-RPMs 简便地执行 UFSP 测量。它提供了一个完整的解决方案，可以方便、强健、准确地评估迁移率，作为 CMOS 技术工艺开发、材料选型和器件建模的工具使用。

## 参考资料

1. P. R. Chidambaram, C. Bowen, S. Chakravarthi, C. Machala 和 R. Wise, “硅材料属性基础知识：在现代 CMOS 制作中成功运用应变工程”，IEEE Trans. Electron Dev., vol. 53, no. 5, pp. 944–964, 2006。
2. R. Chau, S. Datta, M. Doczy, B. Doyle, J. Kavalieros 和 M. Metz, “高  $k$  金属栅极堆栈及其 MOSFET 特点”，IEEE Electron Dev. Lett., vol. 25, no. 6, pp. 408–410, Jun, 2004。
3. K. Chain, J. Huang, J. Duster, K. K. Ping 和 C. Hu, “IC 仿真中宽温度范围 (77 – 400 K) 的 MOSFET 电子迁移率”，Semiconductor Science and Technology, vol. 12, no. 4, pp. 355, 1997。
4. Z. Ji, J. F. Zhang 和 W. Zhang, “基于 MOSFETs 中同时超快速  $I_d-V_g$  和  $C_{cg}-V_g$  测量的新型迁移率提取技术”，IEEE Trans. Electron Dev., vol. 59, no. 7, pp. 1906, 2012。
5. Z. Ji, J. Gillbert, J. F. Zhang 和 W. Zhang, “在 MOSFETs 中评估通道有效迁移率的新型超快速单脉冲技术 (UFSP)”，IEEE Int. Conf. Microelectronic Test Structures, pp. 64, 2013。

## 鸣谢

作者：利物浦约翰摩尔大学工程学院纪志刚博士



泰克官方微信

**如需所有最新配套资料，请立即与泰克本地代表联系！**

**或登录泰克公司中文网站：[www.tek.com.cn](http://www.tek.com.cn)**

**泰克中国客户服务中心全国热线：400-820-5835**

**泰克科技(中国)有限公司**

上海市浦东新区川桥路1227号  
邮编：201206  
电话：(86 21) 5031 2000  
传真：(86 21) 5899 3156

**泰克北京办事处**

北京市朝阳区酒仙桥路6号院  
电子城·国际电子总部二期  
七号楼2层203单元  
邮编：100015  
电话：(86 10) 5795 0700  
传真：(86 10) 6235 1236

**泰克上海办事处**

上海市长宁区福泉北路518号  
9座5楼  
邮编：200335  
电话：(86 21) 3397 0800  
传真：(86 21) 6289 7267

**泰克深圳办事处**

深圳市深南东路5002号  
信兴广场地王商业大厦3001-3002室  
邮编：518008  
电话：(86 755) 8246 0909  
传真：(86 755) 8246 1539

**泰克成都办事处**

成都市锦江区三色路38号  
博瑞创意成都B座1604  
邮编：610063  
电话：(86 28) 6530 4900  
传真：(86 28) 8527 0053

**泰克西安办事处**

西安市二环南路西段88号  
老三届世纪星大厦26层L座  
邮编：710065  
电话：(86 29) 8723 1794  
传真：(86 29) 8721 8549

**泰克武汉办事处**

武汉市洪山区珞喻路726号  
华美达大酒店702室  
邮编：430074  
电话：(86 27) 8781 2760

**泰克香港办事处**

香港九龙尖沙咀弥敦道132号  
美丽华大厦808-809室  
电话：(852) 2585 6688  
传真：(852) 2598 6260

更多宝贵资源，敬请登录：[WWW.TEK.COM.CN](http://WWW.TEK.COM.CN)

© 泰克公司版权所有，侵权必究。泰克产品受到已经签发及正在申请的美国专利和外国专利保护。本文中的信息代替所有以前出版的材料中的信息。本文中的技术数据和价格如有变更，恕不另行通告。TEKTRONIX 和 TEK 是泰克公司的注册商标。本文中提到的所有其它商号均为各自公司的服务标志、商标或注册商标。

070816 SBG 1KC-60643-0

