

忆阻器 / 神经网络测试

白皮书



目录

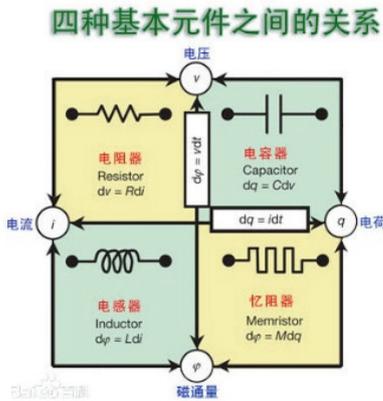
一、概述	3
二、忆阻器测试	4
1. 忆阻器参数表征、分类及测试流程	4
2. 忆阻器基础研究测试	7
3. 忆阻器性能研究测试	8
i. 非易失存储器性能测试	9
ii. 神经突触阻变动力学测试	10
4. 忆阻器集成及应用研究测试	13
5. 忆阻器 / 神经网络测试系统的必要性	16
三、泰克忆阻器 / 神经网络测试系统	16

关键词：忆阻器，阻变存储器，RRAM，半浮栅，神经网络，类脑计算，边缘计算

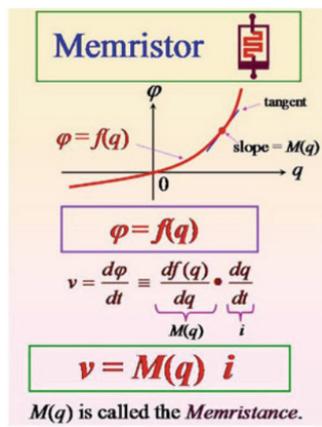
一、概述

忆阻器英文名为 memristor，由“Memory”与“Resistor”合成，用符号 M 表示，与电阻 R，电容 C，电感 L 构成四种基本无源电路器件，能够实现 0、1 信息存储，是一种新一代非易失存储器，通常称为阻变存储器 (RRAM)。忆阻器具有高速、低功耗、易集成、以及与 CMOS 工艺兼容等优势²。

忆阻器是连接磁通量与电荷之间关系的纽带 (图一)，在无源电路器件中，R 揭示了电压与电流之间的关系，L 揭示了电流与磁通量之间的关系，C 揭示了电压与电量之间的关系，而电量与磁通量之间的关系，



图一^①

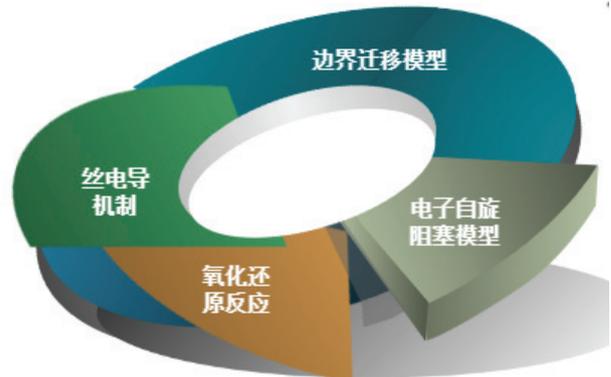


图二

很久以来一直未受到关注。1971 年，美籍华裔科学家蔡绍棠教授从电路理论完备性角度预测除电阻、电容、电感之外，还存在第四种遗失的无源基本电路元件，表征电荷与磁通量之间的关系，并从数学上进行了推到 (图二)，将该遗失的无源器件命名为忆阻器²。

尽管理论上早已推导出忆阻器的概念，但由于上世纪七八十年代半导体器件的飞速发展，这一理论并未引起重视。直到 2006 年，HP 实验室才证明了 Crossbar 结构的忆阻器的存在，并于 2008 年在《Nature》上发表。

随着忆阻器研究的不断深入，多种实现机制被发现 (图三)，主要分为无机忆阻物理机制与有机忆阻物理机制。现阶段各方面性能均衡且接近实用的 RRAM 主要是基于氧空位或金属丝导电通道的忆阻器件，这两类器件的研究最广泛，物理机制了解得最深入，调控方法也最完善。相比而言，其它机理的忆阻器件还需更多更深入的研究工作²。



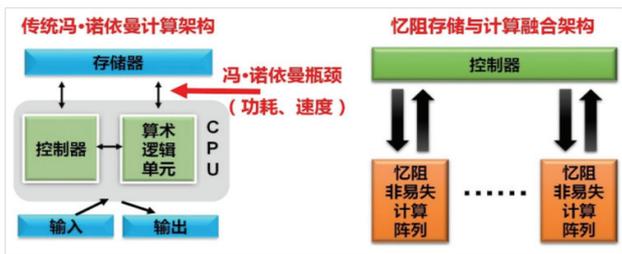
图三^④

在忆阻器研究不断取得新成果的同时，基于忆阻器的多功能耦合器件也成为研究人员关注的热点，成为新型信息器件的重要发展路径。这些新型耦合器件包括：磁耦合器件、光耦合器件、超导耦合器件、柔性忆阻器件、铁电耦合器件等²。

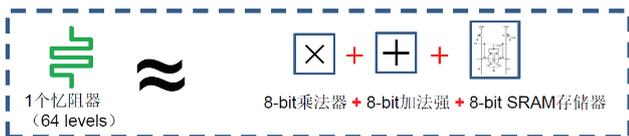
忆阻器研究涉及微电子、凝聚态物理、材料学、电路与系统、计算机、自动化、人工智能和神经生物学等多学科领域，属于新兴交叉学科²。

忆阻器备受关注的重要应用领域包括：非易失存储 (Nonvolatile memor), 逻辑运算 (Logic computing), 以及类脑神经形态计算 (Brain-inspired neuromorphic computing) 等。这三种截然不同又相互关联的技术路线, 为发展信息存储与处理融合的新型计算体系架构, 突破传统冯·诺伊曼架构 (图四左) 瓶颈, 提供了可行的路线。

基于忆阻器非易失性逻辑运算的架构为数字式信息存储与处理融合方式 (图四右), 图五示意出一个 64 level 的忆阻器, 相当于 8bit 乘法器 + 8bit 加法器 + 8bit 存储器, 完美诠释了忆阻存储与计算的融合。

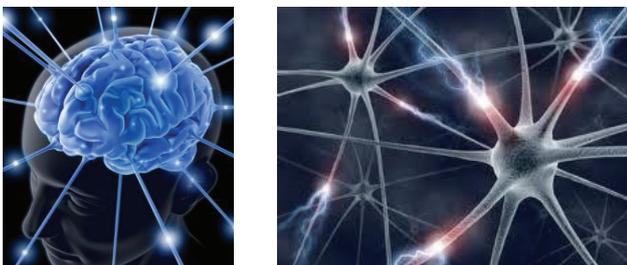


图四^⑤

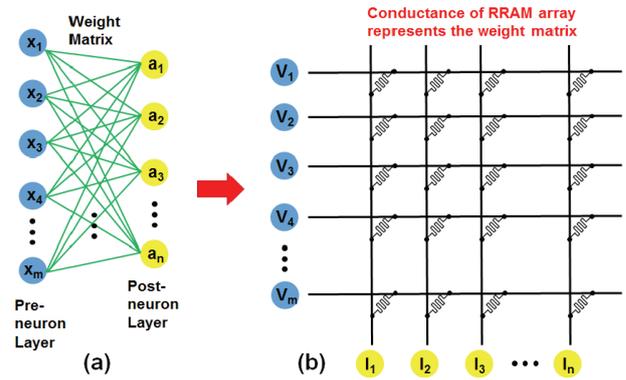


图五^③

基于忆阻器的类脑神经形态计算架构为模拟式信息存储与处理融合方式。类脑计算是借鉴神经科学处理信息的基本原理, 面向人工智能, 发展新的非冯诺依曼计算技术。类脑计算系统是人工智能的基石, 拥有极为广阔的应用前景。神经形态计算芯片集成了受神经生物学系统启发的一系列功能, 物理结构类似于人工



神经网络, 每个神经形态芯片都包含许多与人工神经元相对应的小型计算单元, 这些单元相互连结, 形成非线性复杂网络系统。人工神经网络的单元由新型高速非易失存储器组成的阵列构成, 图六为将神经网络映射为忆阻器阵列的示意图。



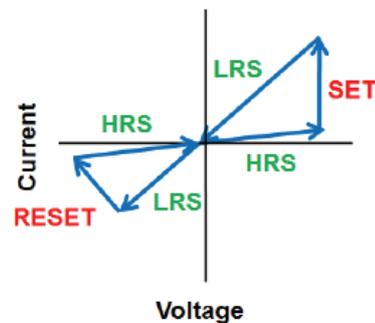
图六^③

目前, 国内忆阻器研究在材料体系、物理机制、性能优化、规模集成、非线性电路和类脑神经形态计算等方面取得了令人鼓舞的进展, 但在忆阻器可靠性、阵列的控制电路设计, 以及 CMOS 集成工艺等方面还需要研究者和广大工程技术人员协同攻关^②, 更需要针对忆阻器不同研究阶段的专业的测试系统保驾护航。

二、忆阻器测试

1. 忆阻器参数表征、分类及测试流程

忆阻器具有阻变存储的功能, 因此有类似存储器“置 0”和“置 1”以及及读操作, 只不过“置 0”被称为“RESET”, 即从低阻态 (LRS) 重置为高阻态 (HRS), 反之被称为 SET, 即“置 1”操作 (图七)。



图七^③

Type of analog RRAM	Ag:a-Si [2]	TaO _x /TiO ₂ [3]	PCMO [4]	AlO _x /HfO ₂ [5]	ETML/HfO _x (0.8mΩ·cm)	ETML/HfO _x (4.4mΩ·cm)	ETML/HfO _x (30.4mΩ·cm)	ETML/HfO _x (2 parallel)	Ideal analog RRAM
Nonlinearity (SET)	2.40	0.66	3.68	1.94	0.96	0.93	0.04	0.08	0
Nonlinearity (RESET)	-4.88	-0.69	-6.76	-0.61	-3.26	-2.63	-0.63	-0.63	0
On-state resistance	26 MΩ	5 MΩ	23 MΩ	17 KΩ	10KΩ	30kΩ	100kΩ	50kΩ	High
ON/OFF ratio (analog region)	12.5	2	6.8	4.4	10	10	10	10	Large
SET pulse	3.2V/300μs	3V/40ms	2V/1ms	0.9V/100μs	1.7/50ns	1.5V/50ns	1.6V/50ns	1.6V/50ns	Low voltage Fast speed
RESET pulse	2.8V/300μs	3V/10ms	2V/1ms	1V/100μs	1.5V/50ns	1.5V/50ns	1.5V/50ns	1.5V/50ns	Low voltage Fast speed
Variation	3.5%	<1%	<1%	5%	3%	3.35%	3.7%	1.5%	0%

图八

由图七可以看出，SET/RESET 电压、电流，LRS/HRS 电阻等都是忆阻器的基本参数。通过对这些参数测试并进行相应的计算，即可得到图八表中的信息对忆阻器进行表征。根据使忆阻器发生电阻转变所需的电压极性，可以将忆阻器分为单极性和双极性两类。根据忆阻器的电阻转变过程中是否存在明确的开关阈值电压，还可以将忆阻器大致分为数字式与模拟式忆阻器。忆阻器可以是非易失性的，也可以是易失性的；可以无源的，也可以是有源的²。

忆阻器基本参数测试以 I-V 或 V-I 曲线测试为主。1971 年，蔡绍棠教授推导出两类理想忆阻器公式：

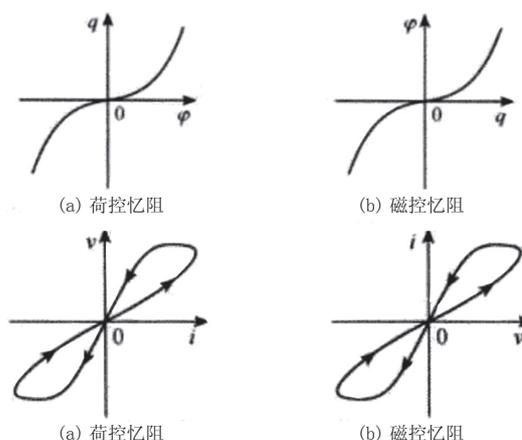
$$v(t)=M(q(t))i(t) \tag{1}$$

$$i(t)=W(\phi(t))v(t) \tag{2}$$

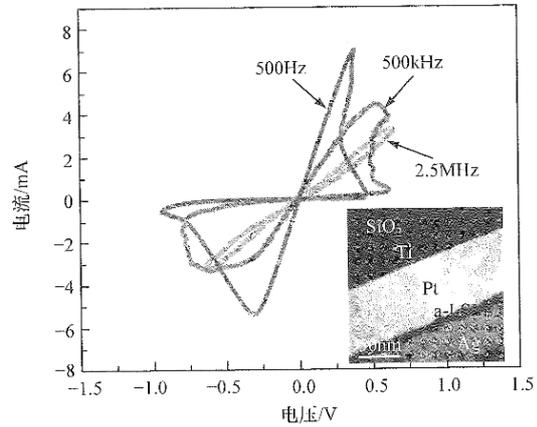
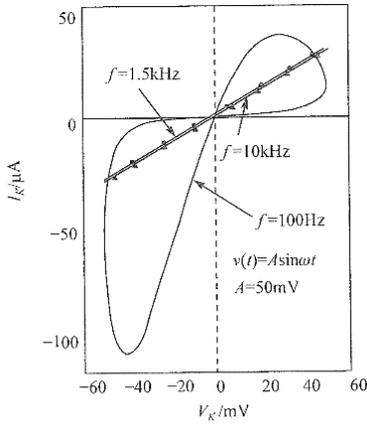
式 (1) 中 M 为忆阻值，被称为电荷控制型理想忆阻器，或电流控制型理想忆阻器。式 (2) 中 W 为忆导值，被称为磁通控制型理想忆阻器，或电压控制型理想忆阻器。电荷控制型与磁通控制型理想忆阻器在数学上是等价的，如果对理想忆阻器施加任意周期性电压 (电流) 信号，然后将激励电压 (电流) 和响应电压 (电流) 作图，得到的李萨如曲线是一个斜 “8” 字形的紧捏

型迟滞回线 (Pinched hysteresis loop)(图九)，蔡绍棠教授与《忆阻器导论》编著者们商议后，将其简称为“捏滞回线”，并以此作为忆阻现象的标志性判据²。

近年来，研究人员在多种材料和器件中都发现了捏滞回线这一特征现象，并将这类器件都称为忆阻器或具有忆阻特性的器件。基于此，蔡绍棠教授 2011 年撰文提出，不管何种阻变材料或者何种机制，只要二端器



图九⁶

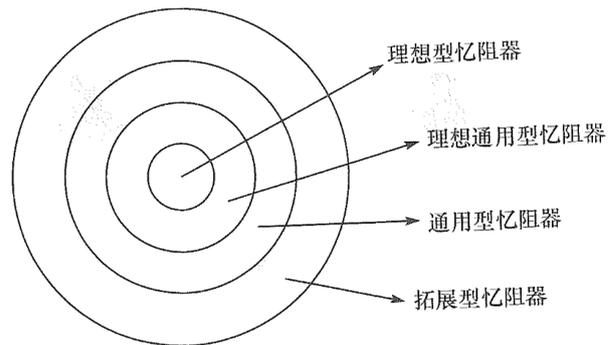


图十^②

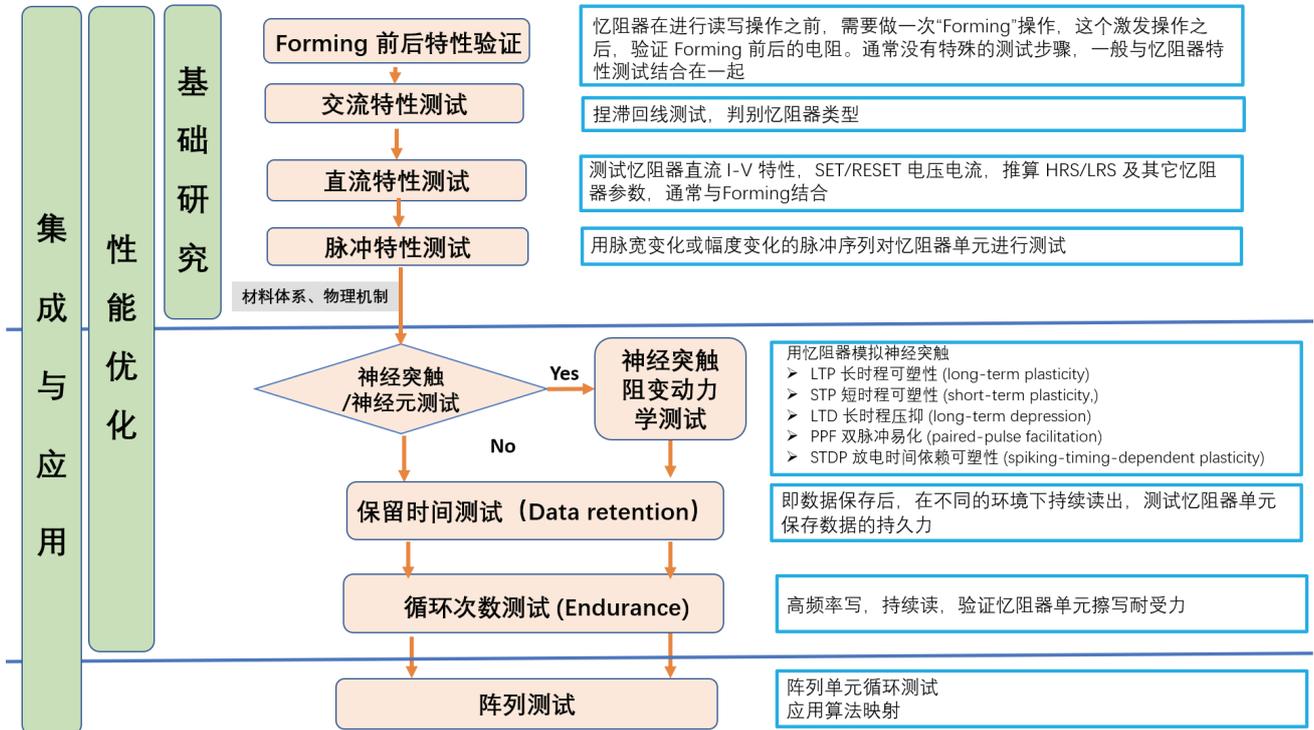
件能够展现捏滞回线这一特征，就是忆阻器。之后又在 2013 年总结了忆阻器的三条简单判据^②：

- 在双极性周期电信号激励下，器件在 V-I 平面的点特性为一个捏滞回线
- 当电信号扫描频率增大时，捏滞回线波瓣面积持续减小
- 当扫描频率趋近无穷大时，捏滞回线收缩为一条单值函数（图十）。

为进一步理清忆阻器的概念，完善忆阻器理论，2015 年蔡绍棠教授再次撰文将忆阻器分类为理想型忆阻器、理想通用型忆阻器、通用型忆阻器和拓展型四类忆阻器，图十一示意出这四类忆阻器之间的关系^②。



图十一



图十二

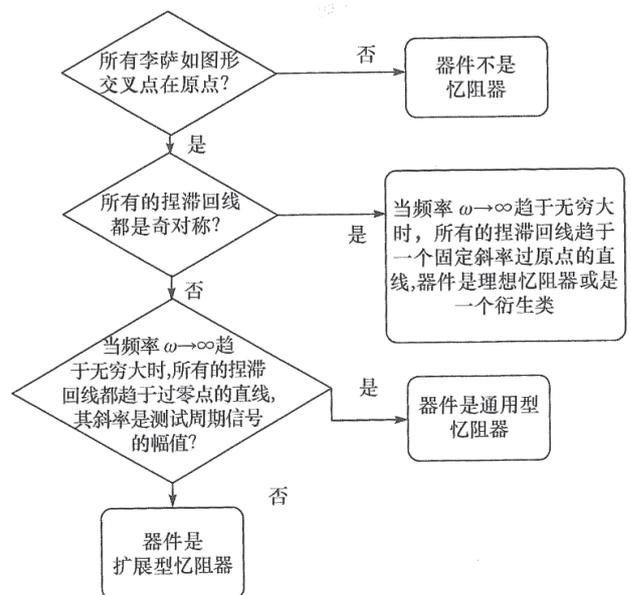
在忆阻系统的概念逐渐被人们接受后, 另外两种记忆电路元件的概念, 忆容 (Memcapacitor) 与忆感 (Meminductor) 也被相继提出, 其感念是否正确, 是否能够物理实现以及潜在的应用价值得到研究人员的广泛关注与探讨^②。

忆阻器材料体系和物理机制的研究是忆阻器基础研究, 捏滞回线的测试最为重要。在基础研究的基础上, 需要对忆阻器进行性能优化, 规模集成以及神经形态计算、图像识别等应用层面的研究。不同的研究领域都需要特定的测试仪器, 图十二示意出忆阻器研究测试流程。

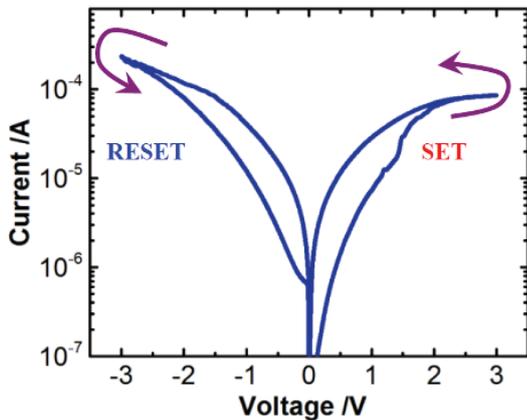
2. 忆阻器基础研究测试

忆阻器基础研究主要进行忆阻器材料体系及物理机制方面的研究, 忆阻器基础研究测试主要针对其交流特性、直流特性、脉冲特性, 分析器件在相应的交流、直流、脉冲电信号作用下的忆阻特性^⑦。

忆阻器的交流特性主要进行捏滞回线的测试, 需要用到示波器、信号源以及必要的测试附件如电流电压转换器等。捏滞回线是鉴别忆阻器类型的关键, 图十三示意出利用捏滞回线鉴别忆阻器类型的流程^②。

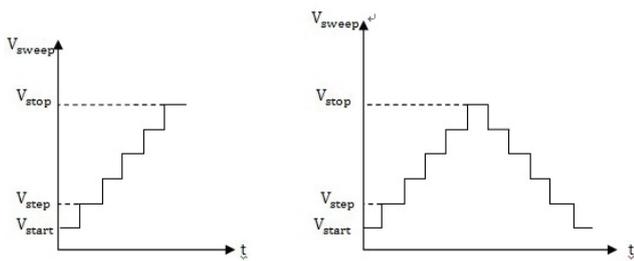


图十三



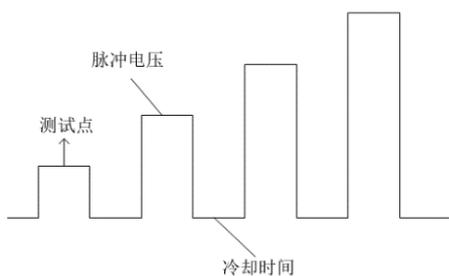
图十四^③

忆阻器直流特性主要测试忆阻器直流 V-I 曲线(图十四), 以此测试并推算 SET/RESET 电压 / 电流、HRS、LRS 等忆阻器重要参数, 需要用到源测量单元 (SMU), 可以进行单向扫描或双向扫描(图十五)。



图十五^⑦

忆阻器直流特性曲线只能反映器件单元对电作用的影响, 并不涉及热效应的问题。直流扫描是以阶梯状形式对单元输入能量, 每一个历史台阶信号产生的热量对后施加的台阶信号产生的热量有影响, 即能量的积累效应。采用脉冲测试能有效地减小这种积累的焦耳热的影响(图十六), 同时, 也可以用来研究热量对器件性能的影响^⑦。



图十六^⑦

忆阻器脉冲特性需要脉冲信号发生器, 一般性的研究, 可以利用带脉冲功能的 SMU 或半导体参数测试仪进行测试, 这种配置的优点是集脉冲电压源与电流测量功能于同一台仪器, 操控、编程都比较容易。

忆阻器表征技术正向极端化发展, 皮秒级脉冲擦写及信号捕捉的需求日益强烈, 对高速脉冲发生器的需求越来越大, 简单的脉冲发生器由于无法方便地调谐幅度、带宽、占空比等参数, 并不能很好地完成忆阻器的测试任务, 需要高带宽任意波发生器产生脉冲电压信号。对高速脉冲电流, 由于 SMU 的测量速度较慢, 需用示波器进行测试。通常示波器电流探头对微弱电流信号精度低, 一般需要电流电压转换装置或利用采样电阻的方式将电流信号转变为电压信号, 再通过示波器进行测量。

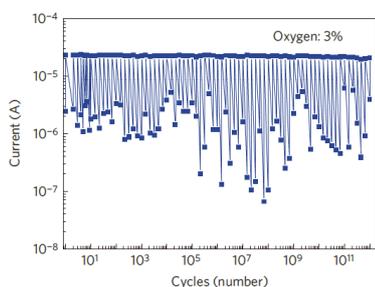
总而言之, 忆阻器基础研究测试系统需要包括交流特性、直流特性、脉冲特性测试, 需集成信号源、高速任意波发生器、SMU、示波器功能于一身。虽然忆阻器基础研究的主要测试项目可以手动操作完成测试, 但如果有自动化测试软件, 还是可以大大提高测试效率的。

3. 忆阻器性能研究测试

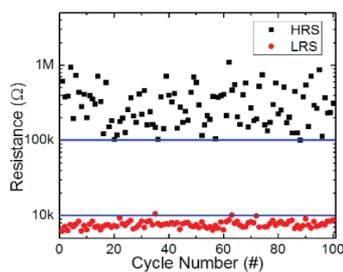
获得高性能忆阻器件, 是将忆阻器推向应用的前提。虽然忆阻器研究已经取得很多成果, 但距大规模商用还存在较大距离, 其实现机理仍不清楚, 可靠性不足, 涨落大, 模拟阻变特性需要优化^③。

忆阻器主要应用于非易失存储、逻辑运算以及类脑神经形态计算, 非易失存储是逻辑运算的基础。部分电阻状态保持不佳的忆阻器, 类似人脑中信息短时程记忆的现象, 可以用于神经形态计算^②。

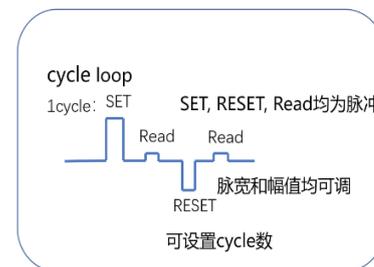
尽管基于忆阻的非易失性存储器件的研究已经较为成熟, 但要在功耗、擦写速度、集成度和可靠性等各方面性能指标上超越现阶段商用化存储器, 还需要学术界与工业界共同努力。在逻辑运算和类脑神经计算应用虽已取得较大进展, 但研究尚不系统、成熟^②。因此, 对忆阻器性能的研究, 主要目的是提高忆阻器存储性能和模拟神经元的性能。



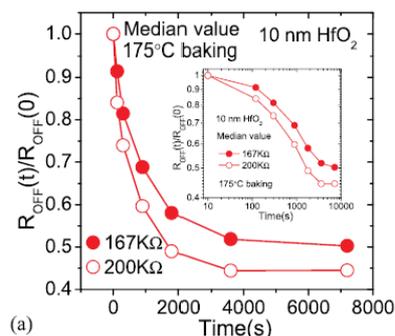
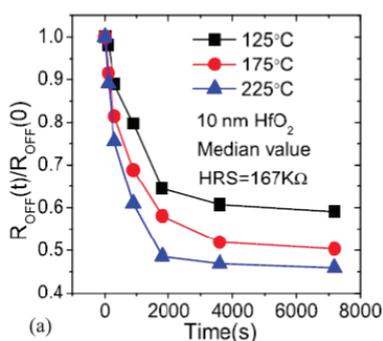
图十七^③



图十八^③



图十九



图二十^③

i. 非易失存储器性能测试

对非易失存储器性能研究的目的是提高忆阻器的循环次数或耐久力 (Endurance) 和数据保留时间 (Data Retention)。

循环次数测试 (图十七) 是对忆阻器进行高频率写, 持续读, 同时测试忆阻器高、低阻态的变化 (图十八); 对数字型忆阻器, 还可以测试误码率。当测试结果超过预设的门限时, 读写的总次数即为循环次数。

要准确评估器件的循环次数, 需要对每次擦写后的电阻进行读取, 单器件需要 10^{12} 以上的切换, 每次读写切换要消耗大量的时间, 因此循环测试是一个耗时的过程^③。实际测试过程中, 对忆阻器循环施加图十九的脉冲读写序列, 在每一个循环中都测试忆阻器的阻态, 完成循环次数的测试。

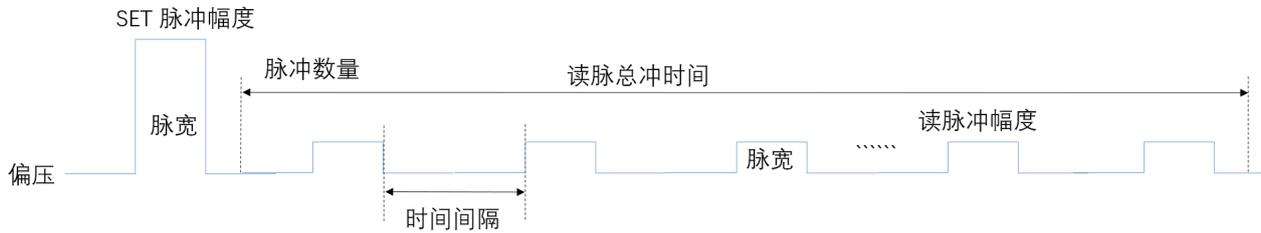
在循环次数测试中, 电阻测试通常由带脉冲功能的半导体参数测试仪完成测试, 由于循环测试耗时长, 需要进行自动化测试。极端化表征情况下, SET/RESET 脉冲由高速任意波发生器产生, 用示波器测试转换为电压的电流信号。

对非易失存储器, 数据保持能力是其最重要的电学可靠性, 保留时间是存储器非常重要的一个性能指标。对一般的存储器, 要求在 85°C 温度下保持十年的寿命, 有统一的测试规范。然而对忆阻器而言, 由于其机理研究还处于百家争鸣的状态, 尚未建立统一的测试规范。目前对忆阻器的数据保留时间测试, 主要基于高温老化测试法, 并通过电阻阻值外延法和阿列纽斯方程 (Arrhenius Equation) 推导其数据保留时间。

忆阻器数据保留时间一般测试流程为^③:

- 1) 随机挑选适当数量的样品进行高低阻态编程
- 2) 样品放入设定好温度的高温烤箱中烘烤一定时间
- 3) 取出样品冷却后读取电阻值
- 4) 继续重复 2) ~ 3) 步骤, 直至失效样品达到预设的百分比
- 5) 计算推导忆阻器数据保留时间 (图二十)

忆阻器数据保留时间测试时, 测试仪器将完成设置电阻与测量电阻的任务。由于被测样品数量多, 耗时长, 需要编程进行自动化测试, 内置数据保留测试序列的测试系统, 可以带来极大的方便性。



图二十一

图二十一示意出忆阻器数据保留时间测试时，测试系统对样品施加 SET/READ 脉冲的时序图，在该时序中，SET 幅度、脉宽，READ 脉冲的间隔、个数、脉冲宽度、脉冲幅度及总时长均可自由设定。

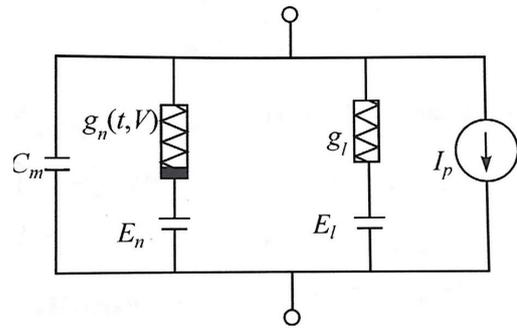
ii. 神经突触阻变动力学测试

忆阻器最诱人的应用前景在于其为突破传统冯·诺伊曼计算架构，实现信息存储与计算融合提供了前所未有的可能性。以连续的模拟信号为特征的类脑神经计算或神经形态计算，是其中一个有效路径。人脑神经活动具有大规模并行、分布存储与处理、自组织、自适应和自学习的特征²。

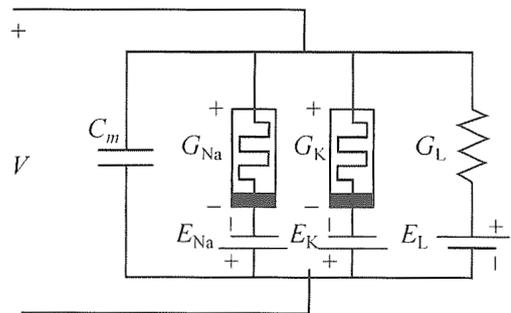
传统的人工神经网络，仅模拟一个神经元、一个突触、一个学习模块就需要数十个晶体管、电容、加法器。而人脑中有多达 10^{11} 个神经元和 10^{15} 个突触，而且神经元之间具有混沌的、无比复杂的网络连接，这些因素决定了传统神经形态工程方法对于模拟人类大脑是无能为力的²。

神经元主要由细胞体和细胞突起构成，是生物体信息传递的基本单元，其构成的神经系统更是执行诸如感觉、信息整合，以及存储等众多复杂多样的认知功能。霍奇金 - 赫克斯模型 (Hodgkin-Huxley Model)，或

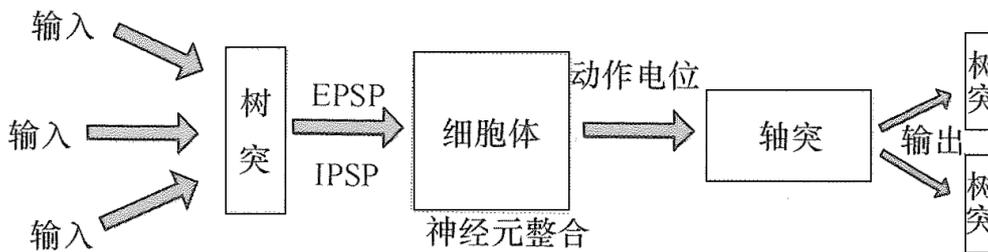
者称为电导模型 (图二十二)，是一个重要的用来描述神经冲动产生和消退的数学模型。忆阻器作为一种非易失性非线性电导器件，其导电变化受到流经电流的影响，这一特性恰恰符合神经元中电压门控离子通道中基于电压的电导变化的性质，图二十三示意出由忆阻器及电容建立的 Hodgkin-Huxley 模型²。



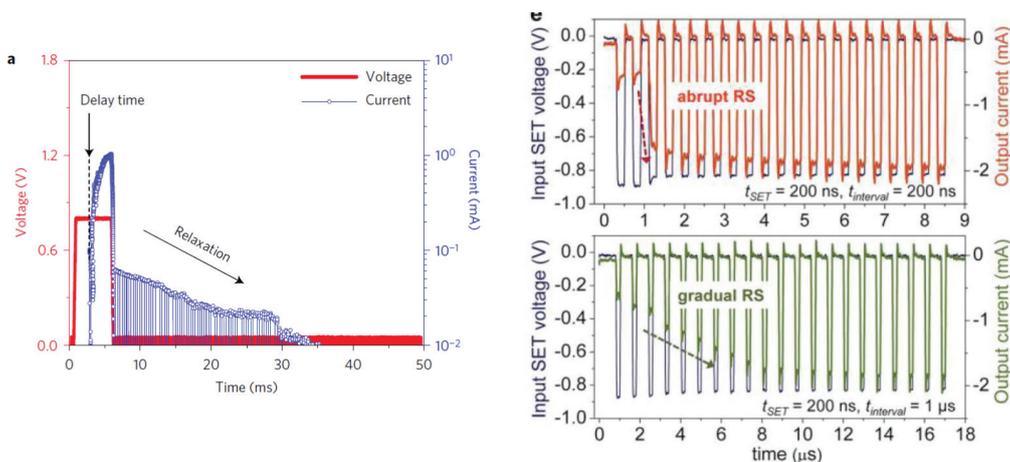
图二十二



图二十三



图二十四



图二十五^③

突触是一个神经元和另一个神经元相接触的部位，通常是一个神经元的轴突和另一个神经元的树突通过突触发生机能上的联系，由此信息从一个神经元传导到另一个神经元(图二十四)^②。

电子突触器件是构建大规模神经网络不可或缺的重要基本元件，由于人脑中的突触数量约 10^{15} 个，神经形态芯片中突触器件占整个芯片面积的极大部分。传统 CMOS 器件的电子突触设计，其面积和功耗都不利于突触数量的大幅度增加。忆阻器可用于模拟神经突触，取代之复杂 CMOS 突触电路，在器件数量、能耗和效率方面能够实现大幅度优化，在构建未来神经网络或神经功能芯片中起到举足轻重的作用^②。

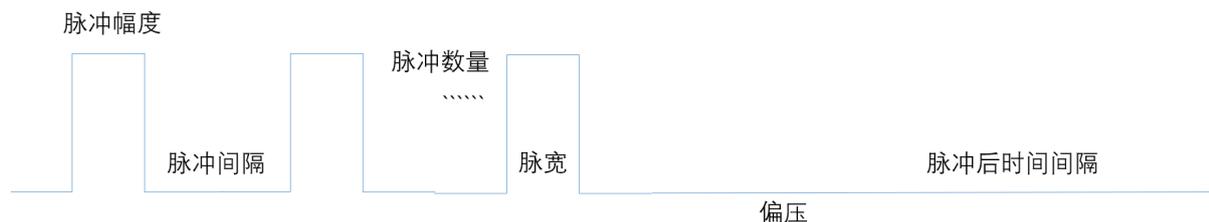
突触可塑性是大脑记忆和学习的神经生物学基础，是人工神经电路的基本特性，也是人工电子突触器件需要实现的首要功能^②。突触可塑性的形式有很多种，按记忆的时间长短可分为短时程可塑性(short-term plasticity, STP)和长时程可塑性(long-term plasticity, LTP)，其中短时程可塑性包括双脉冲抑制(paired-pulse depression, PPD)、双脉冲易化(paired-pulse facilitation, PPF)、强直后增强(post-tetanic potentiation, PTP)，此外还有一些其他的可塑性，如：放电速率依赖可塑性(spiking-rate-dependent plasticity, SRDP)、放电时间依赖可塑性(spiking-timing-dependent plasticity, STDP)、经验学习(learning-experience)、非联想性学习(non-associative learning)、联想性学习(associative learning)、突触缩放(synaptic scaling)等，它们是突触进行神经信号处理、神经计算的基础。根据不同研究的需求，并非全部可塑性或记忆学习过程都需要测试。

忆阻器的导电态可以用来表示突触权重的变化(导电性增加和减小分别对应突触权重的增大和减小)，通过改变刺激脉冲电压的形状、频率、持续时间等参数来模拟不同突触功能相应的神经刺激信号的特点，测量瞬态电流可以了解阻变动力学过程，获得神经形态特性的调控方法(图二十五)^③。

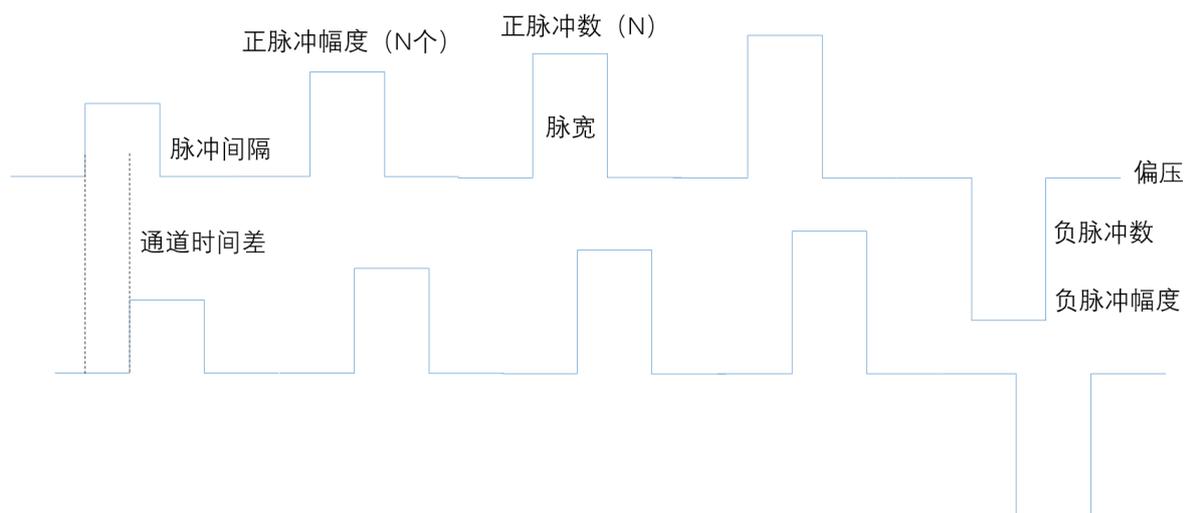
忆阻器的导电态可以用来表示突触权重的变化(导电性增加和减小分别对应突触权重的增大和减小)，通过改变刺激脉冲电压的形状、频率、持续时间等参数来模拟不同突触功能相应的神经刺激信号的特点，测量瞬态电流可以了解阻变动力学过程，获得神经形态特性的调控方法(图二十五)^③。



图二十六



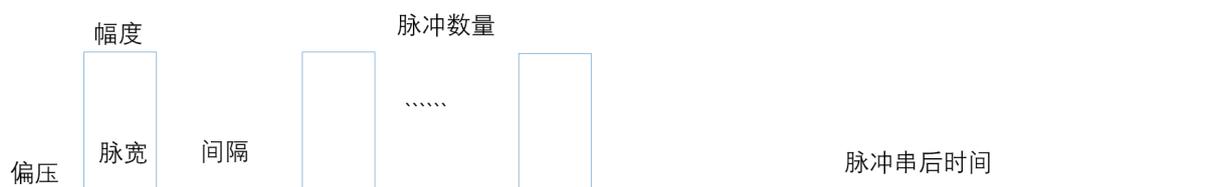
图二十七



图二十八

忆阻器神经突触阻变动力学测试的关键是编辑并发送诸如 LTP、STDP 等测试人工突触可塑性的脉冲波形作为激励，同时测试忆阻器的阻变特性。各种可塑性测试的区别在于脉冲序列波形各不相同，通常可以用带脉冲功能的半导体参数测试仪完成测试，极端表征的情况下，还需要高带宽任意波发生器与示波器配合完成测试。

图二十六 ~ 图二十八分别示意出长时程压抑 LTD、短时程可塑性 STP、放电时间依赖可塑性 STDP 脉冲序列，图中所列参数均可设置，并省略了 READ 与电阻测量的时序。编辑脉冲序列是一项耗时且复杂的工作，如果测试系统能够预置主要的突触可塑性波形，将为忆阻器神经突触阻变动力学测试带来极大的方便。



图二十九

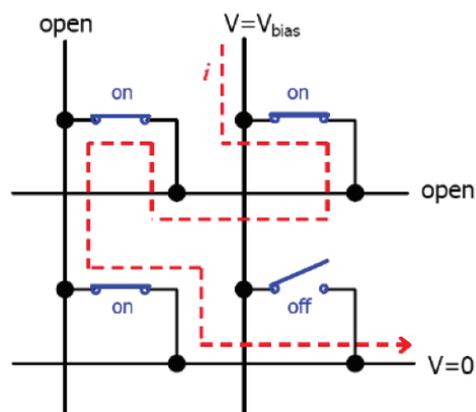
对模拟人工神经元或神经突触的忆阻器，不仅需要阻变动力学的测试，也需要循环次数与数据保留测试，其测试方法与忆阻器作为非易失存储器循环次数与数据保留测试相同，但激励脉冲序列将按照模拟神经元功能进行设计，图二十九示意出神经元数据保留测试的激励时序图，途中参数均可设置，并省略了读取测量时序。

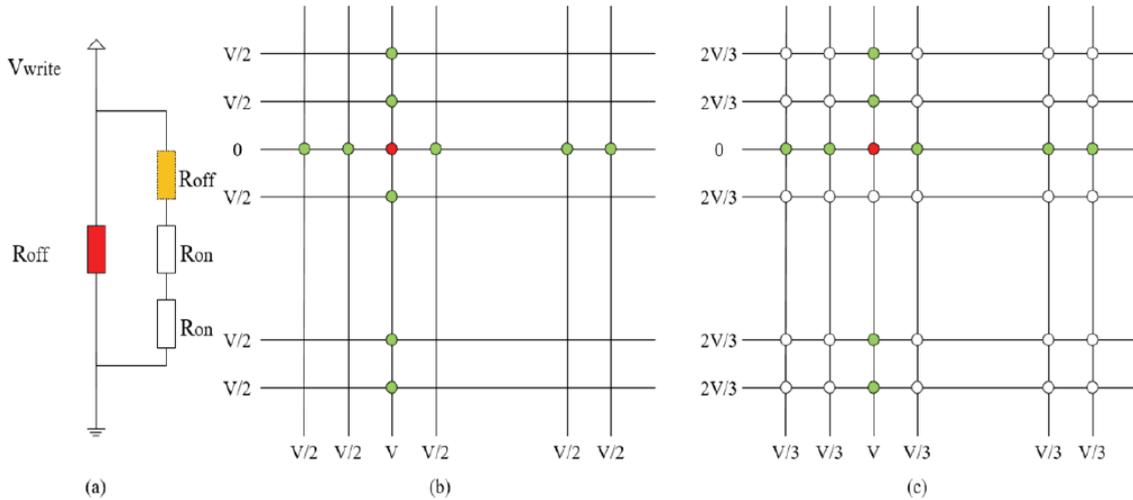
忆阻器性能测试包括非易失存储性能和神经元性能测试，激励时序复杂多样，必需由自动化的测试相同完成测试。

4. 忆阻器集成及应用研究测试

忆阻器单元集成结构是实现感谢您忆阻器的关键，忆阻器的集成一般分为无源阵列与有源阵列两种类型。在无源阵列中，存储单元是由相互垂直的字线和位线交叉点阵结构组成的，存储功能层位于字线和位线之间。有源阵列一般通过采用场效应晶体管、二极管、选通其等有源器件，构成诸如 1T1R、1TNR、1D1R、1S1R 等结构，并在集成阵列中利用字线和位线来达到选通存储单元的目的²。

阻变存储器阵列在操作中存在多种串扰效应(图三十)，为抑制这些效应，需要对每条 BL、WL 同时加电压；受器件特性的影响，所加电压可能不同。在

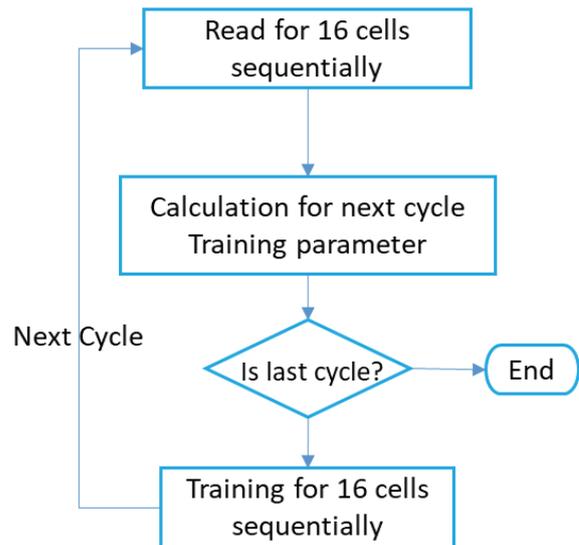
图三十^③



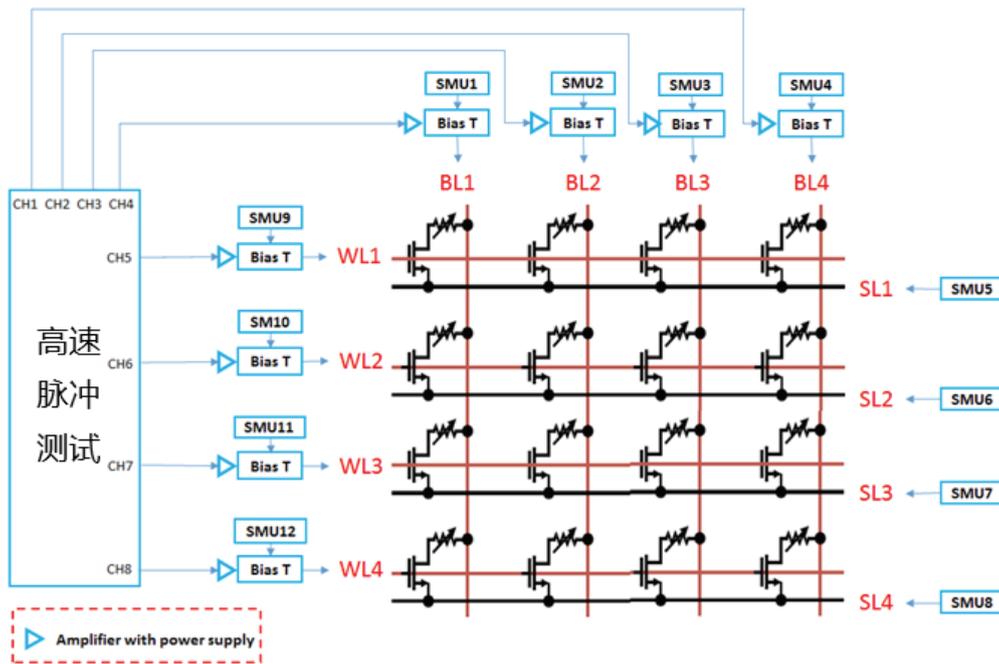
图三十一^③

图三十一中，分别示意出对非读写阵列单元施加 $V/2$ 及 $2V/3$ 两种降低串扰的方法^③。此外，一些新型集成结构如互补式忆阻器、自整流忆阻器以及三维集成都可以降低串扰问题^②。

阻变存储器阵列测试项目一般仅进行性能测试，包括高速脉冲性能的测试。通过阵列中个单元通过轮巡方法进行 SET/RESET/READ 测试。对基于忆阻器的神经形态阵列，还需要测试阵列中各单元阻变动力学性能，一般仅选比较重要的项目如 LTP 等。图三十二示意出一个 4X4 阵列进行 LTP 测试的流程图。



图三十二



图三十三

阻变存储器测试面临最大的挑战是测试时间问题，因为阻变存储器阵列在擦写过程中需要对每个单元反复校验，以抑制涨落和弛豫效应对 tail bits 的影响。单器件的测试程序很容易开发，但是阵列级的 verify 自动测试方法则是未来急需的工具。为抑制串扰，还需要开发灵活的阵列测试系统，可以多通道同时加电压^③。

基于交叉阵列的神经网络单元研究将是未来相当长时间内的重要方向，神经网络最基本的操作是在所有

WL 上同时加不同幅值的电压，同时所有 BL 上读取电流，需要输入多通道的模拟电压值，同时能够多通道同时读取模拟电流值。目前类似的过程都是靠电路或者 FPGA 完成的，灵活性差、周期长，不适合研发。通用阵列测试设备将大大提升研发效率^③。

图三十三示意出一个 4X4 1T1R 阵列测试框图，从框图可以看出，阵列测试不仅测试硬件连接复杂，其控制流程及测试序列更需要定制。

5. 忆阻器 / 神经网络测试系统的必要性

- 类脑计算及神经形态计算是当今科研热点之一，忆阻器作为神经网络的核心器件，其性能直接影响神经网络的计算能力。我国目前在忆阻器研究领域与国际先进水平尚有差距，需采购先进的忆阻器及神经网络单元测试系统，才能保证科研项目顺利进行。
- 科研成果论文在国际权威期刊上发表，可以体现科研成果的先进性。国际权威期刊上发表的先决条件是论文中的测试结果必须出自权威期刊认可的测试系统，因此必须采购在忆阻器及神经网络单元测试领域有影响力的测试系统，才能保证科研成果顺利发表。
- 忆阻器数据保留测试，循环次数测试及神经元突触阻变动力学测试，测试流程极其复杂，不可能以单台测试仪器手动进行。如果科研人员自行编写测试程序，将耗费大量宝贵的科研时间，因此必须采购已经内置或可以按照客户的要求编写定制化测试程序的测试系统，才能将科研人员从无谓的劳动中解放出来，全身心专注于科研项目本身。
- 国内忆阻器及神经网络科研领域领先的院校具有标杆示范作用，这些院校所购置的忆阻器 / 神经网络测试系统也是重要的参考依据，只有采购与这些院校相同或者更高配置的测试系统，才能在国内处于领先地位。

三、泰克忆阻器 / 神经网络测试系统

泰克公司 (Tektronix) 是一家全球领先的测试、测量和监测解决方案提供商，成立于 1946 年，是世界第一台触发式示波器的发明者。当今泰克公司已成为全球主要的电子测试测量供应商之一，其市场遍布全球各洲。

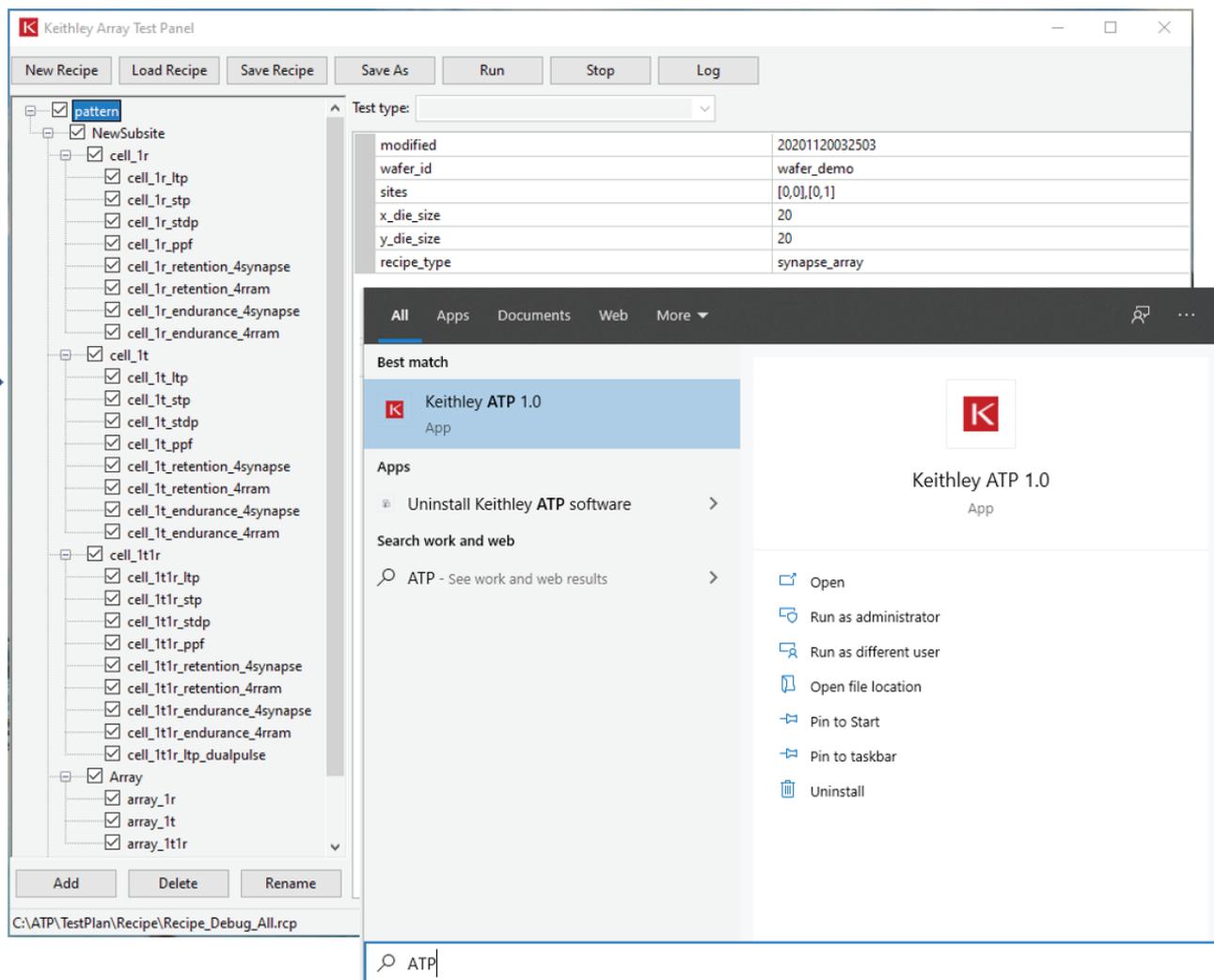
泰克公司旗下吉时利品牌拥有大约 500 款产品，用于采集、测量、连接、控制或传输直流 (DC) 或脉冲电信号。吉时利的客户包括全球电子行业的科学家和工程师，涉及 3D 感测、先进材料研究、半导体器件开发和制造以及终端产品 (如便携式无线设备) 的生产，多位诺贝尔奖获得者使用吉时利产品进行测试。

在忆阻器及神经网络科研领域，吉时利的产品更是享有盛誉，其测试结果被全球权威学术期刊所认可。由于忆阻器 / 神经网络测试 - 尤其是阵列测试，不仅仅需要高指标的测试仪器，更需要开发定制化的测试序列以满足复杂测试流程的需求，泰克公司中国研发中心可以为这一领域的客户提供定制开发及系统集成。

泰克忆阻器 / 神经网络测试系统包含单元测试及阵列测试两大类，每一大类又包含不同的配置以满足不同研究阶段的测试需求，请参阅附表。图三十四为泰克忆阻器 / 神经网络测试相同界面。

泰克忆阻器 / 神经网络测试系统的优势：

- 同时提供忆阻器直流性能、交流性能、脉冲性能及高速脉冲性能测试
- 多种不同的配置方案，满足不同的客户需求
- 内置忆阻器性能测试、阻变动力学测试功能，可根据客户需求，定制开发特殊功能
- 提供阵列测试功能，可根据客户需求，定制开发
- 业内领先客户采用



图三十四 . 泰克忆阻器 / 神经网络测试系统界面

表一：泰克忆阻器基础研究测试系统

应用	主要测试项目	关键指标	预算范围 (RMB 含税)	测试方式
忆阻器基础测试系统	-Forming -AC 捏滞回线 -DC I-V -脉冲 I-V -HRS/LRS -SET/RESET 电压 / 电流	低配 - 通道数: 2 - 电流范围: $\pm 1\text{pA} \sim \pm 1.5\text{ADC}/10\text{A}$ 脉冲 - 电压范围: $\pm 1\text{uV} \sim \pm 200\text{V}$ - 电压 / 电流测量分辨率: $0.1\text{pA}/100\text{nV}$ - 脉冲测试脉宽范围 $>100\text{us}$ -AC 频率范围: DC~250MHz	20 万 ~35 万	- 手动或用户编程自动测试 - 购买自动测试选件自动测试
		中配 - 通道数: 2 - 电流范围: $\pm 1\text{fA} \sim \pm 1.5\text{ADC}/10\text{A}$ 脉冲 - 电压范围: $\pm 1\text{uV} \sim \pm 200\text{V}$ - 电压 / 电流测量分辨率: $0.1\text{fA}/100\text{nV}$ - 脉冲测试脉宽范围 $>500\text{PS}$ -AC 频率范围: DC~4GHz	92 万 ~192 万	
		高配 - 通道数: 大于等于 2 - 电流范围: $\pm 200\text{pA} \sim \pm 10\text{mA}$ - 电压范围: $\pm 1\text{mV} \sim \pm 10\text{V}$ - 脉冲测试脉宽范围: $>50\text{ps}$ -AC 频率范围: DC~10GHz	300 万	

表二：泰克忆阻器性能测试系统

应用	主要测试项目	关键指标	预算范围 (RMB 含税)	测试方式
忆阻器性能测试系统	包含基础研究测试功能 高速存储性能测试选件 (选件一) -Retention 测试 -Endurance 测试 神经网络单元测试选件 (选件二) - 神经元 Retention 测试 - 神经元 Endurance 测试 - 神经突触阻变动力学测试 >LTP 长时程可塑性 (long-term plasticity) >STP 短时程可塑性 (short-term plasticity) >LTD 长时程压抑 (long-term depression) >PPF 双脉冲易化 (paired-pulse facilitation) >STD P 放电时间依赖可塑性 (spiking-timing-dependent plasticity)	标准配置 - 通道数: 2 - 电流范围: $\pm 200\text{pA} \sim \pm 10\text{mA}$ - 电压范围: $\pm 1\text{mV} \sim +10\text{V}$ - 脉冲测试脉宽范围: $>10\text{ns}$ -AC 范围: DC~250MHz	120 万	- 泰克定制全自动测试 (付费)
		含高速脉冲测试低配 - 通道数: 2 - 电流范围: $\pm 200\text{pA} \sim \pm 10\text{mA}$ - 电压范围: $\pm 1\text{mV} \sim \pm 10\text{V}$ - 脉冲测试脉宽范围: $>500\text{Ps}$ -AC 范围: DC~4GHz	250 万	
		含高速脉冲测试高配 - 通道数: 2 - 电流范围: $\pm 200\text{pA} \sim \pm 10\text{mA}$ - 电压范围: $\pm 1\text{mV} \sim \pm 10\text{V}$ - 脉冲测试脉宽范围: $>50\text{Ps}$ -AC 范围: DC~10GHz	500 万	

表三：泰克忆阻器阵列测试系统

应用	主要测试项目	关键指标	预算范围 (RMB 含税)	测试方式
忆阻器简单阵列测试系统 - 应用于存储阵列或神经网络初期研究 - 2X2 阵列 - 1R 节点	包含基础研究测试功能 选配性能测试国内 增加阵列测试功能 - 循环阵列测试 > 全部节点顺序训练 - 全部节点顺序读 - 计算 - 新循环 > 算法程序由客户提供 > 最大循环次数: 1000 > 神经元阻变动力学测试仅包含 LTP - 通道串扰控制: 用户可设置 idle 节点偏压 (V/2 或 2V/3)	标配 - 通道数: 4 - 电流范围: $\pm 200\text{pA} \sim \pm 10\text{mA}$ - 电压范围: $\pm 1\text{mV} \sim \pm 10\text{V}$ - 脉冲测试脉宽范围: $> 500\text{Ps}$ - AC 范围: DC~4GHz	350 万	- 泰克定制全自动测试 (付费)
忆阻器阵列测试系统 - 4X4 阵列及以上 - 1R, 1T1R, 1T 节点	包含基础研究测试功能 包含性能测试功能 (一个或两个选项) 增加阵列测试功能 - 4X4 阵列循环阵列测试 > 全部节点顺序训练 - 全部节点顺序读计算新循环 < 算法程序由客户提供 > 最大循环次数: 1000 > 神经元阻变动力学测试仅包含 LTP - 切换另一个 4X4 阵列, 直至全部 4X4 阵列循环完毕 - 通道串扰控制: 用户可设置 idle 节点偏压 (V/2 或 2V/3)	- 通道数: 由节点数定 - 电流范围: $\pm 200\text{pA} \sim \pm 10\text{mA}$ - 电压范围: $\pm 100\text{nV} \sim \pm 5\text{V}$ (两端器件 1R) $\pm 100\text{nV} \sim \pm 2.5\text{V}$ (三端器件 1T1R) - 脉冲测试脉宽范围: 根据客户需求定制, 最小 50ps	全定制: 500 万 ~1000 万	- 泰克定制全自动测试 (付费)

参考文献

- ① 百度百科
- ② 《忆阻器导论》2018 科学出版社 缪向水, 李纬, 孙华军, 薛堪豪编著
- ③ 《阻变存储器可靠性与表征》清华大学微纳电子系 高滨
- ④ 第四种无源电子元件忆阻器的研究及应用进展 清华大学蔡坤鹏, 王睿, 周济
- ⑤ 华中科技大学 信息存储材料及器件研究所 首页 > 研究方向 > 忆阻器和阻变存储器
- ⑥ 《忆阻电路导论》2014 科学出版社 包伯成著
- ⑦ 忆阻器测试方法及其触发器应用分析 华中科技大学硕士论文 徐小华
- ⑧ 电阻存储器 RRAM 的可靠性研究 复旦大学硕士论文 万海军



泰克官方微信

如需所有最新配套资料，请立即与泰克本地代表联系！

或登录泰克公司中文网站：www.tek.com.cn

泰克中国客户服务中心全国热线：400-820-5835

泰克科技(中国)有限公司

上海市浦东新区川桥路1227号
邮编：201206
电话：(86 21) 5031 2000
传真：(86 21) 5899 3156

泰克北京办事处

北京市朝阳区酒仙桥路6号院
电子城·国际电子总部二期
七号楼2层203单元
邮编：100015
电话：(86 10) 5795 0700
传真：(86 10) 6235 1236

泰克上海办事处

上海市长宁区福泉北路518号
9座5楼
邮编：200335
电话：(86 21) 3397 0800
传真：(86 21) 6289 7267

泰克深圳办事处

深圳市深南东路5002号
信兴广场地王商业大厦3001-3002室
邮编：518008
电话：(86 755) 8246 0909
传真：(86 755) 8246 1539

泰克成都办事处

成都市锦江区三色路38号
博瑞创意成都B座1604
邮编：610063
电话：(86 28) 6530 4900
传真：(86 28) 8527 0053

泰克西安办事处

西安市二环南路西段88号
老三届世纪星大厦26层L座
邮编：710065
电话：(86 29) 8723 1794
传真：(86 29) 8721 8549

泰克武汉办事处

武汉市洪山区珞喻路726号
华美达大酒店702室
邮编：430074
电话：(86 27) 8781 2760

泰克香港办事处

香港九龙尖沙咀弥敦道132号
美丽华大厦808-809室
电话：(852) 2585 6688
传真：(852) 2598 6260

更多宝贵资源，敬请登录：WWW.TEK.COM.CN

© 泰克科技版权所有，侵权必究。泰克产品受到美国和其他国家已经签发及正在申请的专利保护。本资料中的信息代替此前出版的所有材料中的信息。本文中的技术数据和价格如有变更，恕不另行通告。TEKTRONIX 和 TEK 是泰克科技公司的注册商标。本文中提到的所有其他商号均为各自公司的服务标志、商标或注册商标。

02/2021

