

评估 PCIe[®] 链路运行状况的新方法

迈克尔·西霍姆

泰克公司高性能示波器产品经理

白皮书



引言

数据速率越来越快的趋势与下述趋势相匹配：需要越来越多的时间来验证新技术。因此，开发瓶颈正在影响产品的上市周期，因为研发团队在使用传统测试测量解决方案时难以跟上不断增加的测试时间。

不仅测试时间和复杂性在增加，而且消费者继续对产品性能和互操作性抱有很高的期望。PCIe 兼容设备的最终用户希望将任何符合 PCI-SIG 的插卡 (AIC) 插入到任何同代或更早技术代的符合 PCI-SIG 的系统板上。这种期望意味着测试必须严格，并且每个供应商都必须有足够的设计余量以确保与所有其他符合 PCI-SIG 产品的互操作性。

当两个产品不能一起工作时，消费者面临的主要问题是：这是谁的责任。是主板制造商的责任，还是插卡制造商的责任，还是他们两个都有责任？当出现问题时消费者应当找谁？不幸的是，这样的问题会导致所有制造商要执行成本密集型的调研来确认是哪一方的过错；这些研究可能要花费数月以及上百万美元才能完全解决。

虽然小的设计 Margin 不是两个板子不能正确互操作的唯一可能情况，但是充足的设计 Margin 可以显著地减少任何符合 PCI-SIG 格的产品之间不能互操作的风险。这可以为制造商节省数百万美元，减少他们需要解决互操作性问题的情况数量。

目前的 PCIe 性能综合测试

目前，有两种常见的方法来测试高速接口设计里的设计 Margin，两者都有自己的优势和劣势。

1. **示波器 / 误码仪** – 由示波器，误码仪和由 PCI-SIG 提供的 SigTest 软件组成的测试系统。该解决方案可能会花费 50 万美元或更多。
2. **片上通路 PCIe 性能综合测试工具 (Lane Margining, LM)** – 由硅片制造商提供给板级制造商的工具，这一工具是在 PCIe 4.0 标准中开始免费引入的。

最综合性的测试工具集为示波器 / 误码仪组合。这一解决方案可以完成满足标准要求和认证 PCIe 设备一致性所需的全部验证和一致性测试，但是它具有高复杂性度和超高价格，小型制造商经常不能负担得起。每一个这样的测试系统成本大致在 \$500,000+ 左右，即使是大型制造商也只有很少几套这样的系统来执行他们的测试。

即使是经验丰富的资深工程师也可能需要几天的时间才能让这个测试系统完全运行起来，并且在初始的搭建完成之后，16 个通路的完整测试还需要几周的时间。虽然这一套系统优于任何来自硅片制造商的片上通路 PCIe 性能综合测试 (Lane Margining, LM) 工具，但是它们太昂贵了，太耗费时间了，并且需要高水平的专业知识才能正确操作。这个设备是完整的一致性测试和密集的硅片验证所必需的，然而片上通路 PCIe 性能综合测试工具可以被用于有限范围的检查而无需额外的成本开销。

虽然免费的片上通路 PCIe 性能综合测试工具不花费额外的成本就能提供一些性能洞察，并且复杂度也比示波器 – 误码仪要低；但是它们有许多限制。首先，LM 工具仅仅只能在它们自己的接收端上进行通路 PCIe 性能综合测试。这意味着用户仅仅只能研究 DUT 接收端路径 (Rx) 上的 Margin，而不能在没有其他工具介入的情况下研究 DUT 发送端路径上的 Margin。

LM 工具的另外缺点是：它们因供应商而异，工程师需要一个学习曲线来熟悉每种工具。这一重复性的学习过程可以使用一致的第三方的方法来克服。最后一个缺点是：与芯片制造波动密不可分的单元间固有测试波动也将存在。这经常会导致需要多个测试周期来增加测量次数并依赖于对平均值的测量。

值得注意的是，这些方法的测试方法论是不同的。示波器发送端方法（图 2）使用实时采样来构建眼图，而片上 PCIe 性能综合测试工具则依赖于对接收端采样位置进行扫描直到观察到误码（以确定眼宽）。一些片上 PCIe 性能综合测试工具还通过垂直采样器的调整来确定眼高（图 1）。实时信令是一个更好的选择，因为工程师可以看到独立构建的眼图。当无法证明示波器 / 误码仪的成本和复杂性是合理的时，片上 PCIe 性能综合测试方法是一种牺牲精度和一致性的妥协。

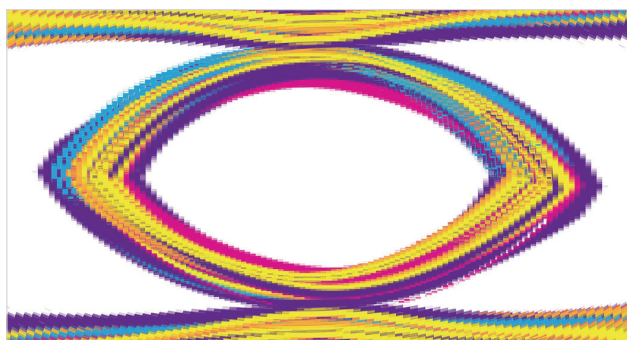


图 1：片上接收端眼图的示例

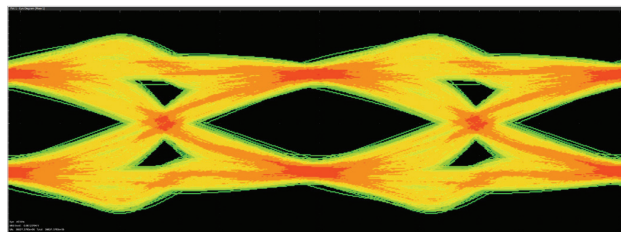


图 2：实时模拟眼图

在真实的链路操作和测试环境之间实现一致性是关键，有两个关键的考虑因素是流量（信号码型）类型以及使用的接收端类型。如 PCIe 标准中所述那样，示波器 / 误码仪系统使用具有重复信号码型和模型接收端来对收发器进行加压和测试。片上 PCIe 性能综合测试工具则使用物理接收端，链路上有真实的流量。这些测试方法的本质导致了差异。示波器 / 误码仪系统被构建出来时并不带有 PCIe 接收端，并且具有内存 / 存储和信号后处理的限制。片上 PCIe 性能综合测试工具则依赖于物理接收端的实现，它充当一个具有真实流量而不是人工信号码型的链路伙伴。

两种方法都有优点和缺点。重要的是，唯一允许进行完整的验证和一致性测试的解决方案是示波器 / 误码仪方法。片上 PCIe 性能综合测试工具无法处理所有必需的测试以确保验证和符合 PCIe 标准。

有测试方法的优缺点

示波器 / 误码仪测试系统 (示波器 + 误码仪 + SigTest 软件)	
优势： <ul style="list-style-type: none"> ● 提供综合性的测试套件，适合用于完整的验证和一致性测试。 ● 测试规范是以示波器作为参考而被撰写的 ● 能够构造出完整信道的发送端眼图，抖动分解，以及接收端的加压眼图校准 ● 使用实时采样的方法来构造眼图 ● 设备可以被用作一般目的的测试设备，而不仅仅局限于测试一种技术 	劣势： <ul style="list-style-type: none"> ● 成本高昂 ● 测试时间可能是几个小时到几天，这取决于测试要求 ● 测试复杂度要求资深水平的专业知识 ● 测试系统的复杂度可能导致错误以及不正确的结论 ● 人工信号码型无法正确地捕捉来自真实攻击者的多重串扰影响
片上通路 PCIe 性能综合测试工具	
优势： <ul style="list-style-type: none"> ● 从 PCI Express 4.0 标准开始的标化工具 ● 由硅片供应商免费提供给板级制造商 ● 专门被开发用于识别芯片供应商的接收端侧的 Margin ● 如果用户熟悉 PCIe，那么易于使用 ● 接收端的 PCIe 性能综合测试结果在几分钟内就可以得到，而不是几天或者几个星期 	劣势： <ul style="list-style-type: none"> ● 没有使用实时模拟信号 ● 在低于 Gen4 速率的器件上，经常没有提供这个工具 ● 不能被用于完整的验证或者一致性测试 ● 会引入单元间的测试波动 ● 很难以一种显著的方式改变设计或测试参数 ● 软件接口没有标准化

一种新的 PCIe 性能综合测试替代方案

到目前为止，当设计团队需要评估 PCIe 链路运行状况时，他们不得不忍受 片上 PCIe 性能综合测试 工具和示波器 / 误码仪系统之间存在的缺口，并且只能接受上述缺点。

针对这一缺口，泰克推出了一种新工具：TMT4 PCIe 性能综合测试仪。[TMT4 PCIe 性能综合测试仪](#)专门为目前正在测试 PCIe Gen 3 和 Gen 4 设备的工程师而设计，它提供：

- 在几分钟而不是几天内通过发送端测试和接收端测试评估链路的运行状况。
- 开箱即用，即使对于几乎没有 PCIe 经验的初级工程师或技术人员也是如此
- 价格更实惠的链路运行状况评估工具

快速的链路运行状况评估

TMT4 PCIe 性能综合测试仪只需要不到 10 分钟就能完成测试搭建，并且可以在短短两分钟内对 Gen3 或 Gen4 设备进行高级别的链路状况评估。在很短的时间内，用户就可以针对每一个通路 -Preset 组合生成眼图，它们表示 DUT 和 PCIe 性能综合测试仪之间形成的链路的无误码区域。诸眼图被生成的速度为更快地洞见 DUT 链路状况提供了潜力。

此外，PCIe 性能综合测试仪不仅通过显示眼图，还通过显示如何调整 PCIe 性能综合测试仪的接收端以最大化生成的眼图。拥有这两条信息对于理解性能至关重要，因为有些眼睛可能需要特别大的均衡才能形成链路。

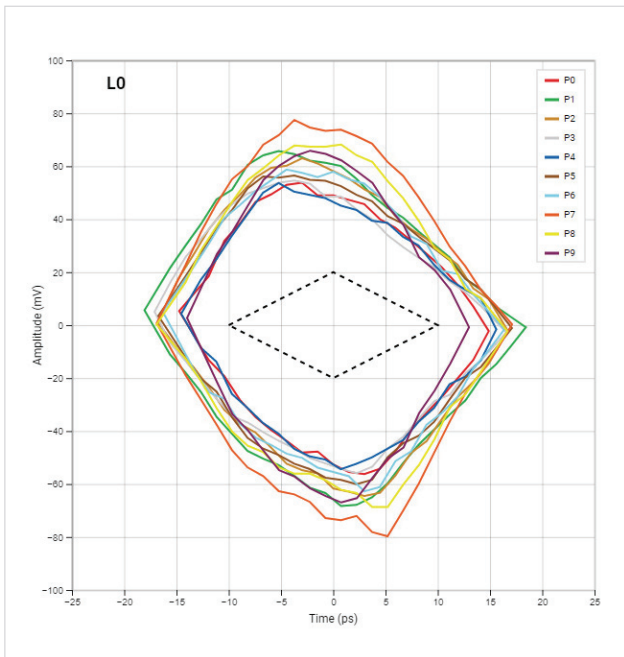


图 3: 眼图被 TMT4 PCIe 性能综合测试仪实时地呈现给用户

TMT4 PCIe 性能综合测试仪的速度意味着团队现在可以对链路进行定期甚至频繁地性能检查，并快速识别出任何通路 -Preset 组合的严重误码。例如，如果工程师想要快速查看 BIOS 的更改对链路运行状况

的影响，他们可以扫描 DUT、更新 BIOS、再次扫描 DUT，并在几分钟内评估这些更改对链路性能有影响。

更易于使用

由于 TMT4 PCIe 性能综合测试仪支持最常见的 PCIe 外形尺寸，如 CEM、M.2、U.2 和 U.3，因此它可以连接目前可用的大多数 PCIe 设备。这可以测试各种可能的 DUT 并评估最常见的 PC 组件，例如主板、显卡和 SSD。

PCIe 性能综合测试仪的用户可以很快就能得到测试结果，因为只有两个扫描选项可用：快速扫描和自定义扫描。两者都包含 DUT 的发送端测试和接收端测试，并且可以从同一个物理测试搭建上运行，唯一的区别是给予用户的控制级别。

最快的选项是快速扫描，可以用于频繁地评估链路运行状况，并且对于快速查看 DUT 和 TMT4 之间的自然链路训练非常有用。另一方面，自定义扫描使得用户能够强制执行特定的测试参数，以便对其发送端信号路径进行更全面的评估。当需要对特定的通路 -Preset 组合进行更深入的研究，或者需要对所有通路 -Preset 组合进行更全面的测试时，它最有用。

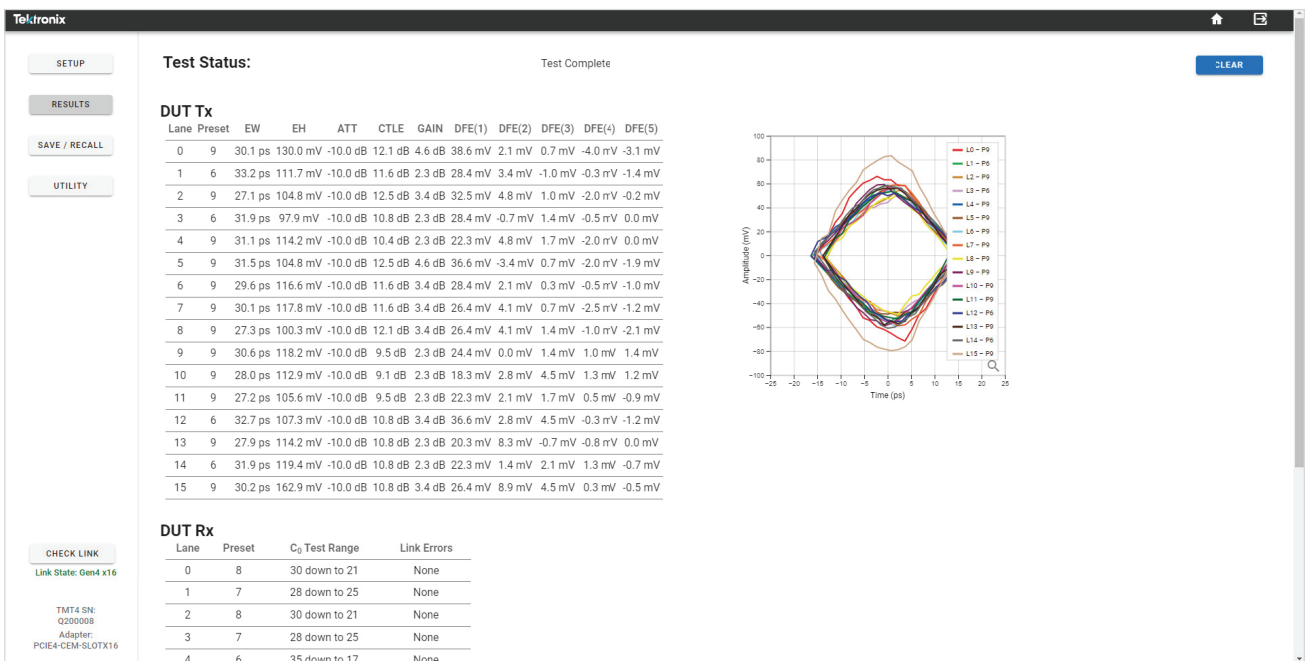


图 4: 带有诸链路训练参数的快速扫描结果表格 (左上)，眼图 (右上)，以及接收端测试 (下侧)

适用于所有人的 PCIe 性能综合测试工具

片上 PCIe 性能综合测试工具和示波器 / 误码仪系统之间的权衡加剧了本白皮书一开始就注意到的两个趋势，即 1) 在不增加更多时间的情况下验证 PCIe 兼容设备以压缩开发周期的努力和 2) 供应商需要解决互操作性问题的情况可能会越来越多。

TMT4 PCIe 性能综合测试仪无需代替片上 PCIe 性能综合测试工具或示波器 / 误码仪系统，而是为行业提供急需的补充工具。它专注于缩短测试时间、提高易用性并为 PCIe 测试市场提供经济高效的解决方案，是更多供应商有能力投资的工具。通过在短短几分钟内进行对真实链路的发送端信号路径和接收端信号路径的评估测试，设计团队将更快地洞见其 DUT 的链路运行状况。通过利用 PCIe 性能综合测试仪的速度

和易用性有助于最大限度地减少测试瓶颈并允许在开发过程中更频繁地进行链路运行状况的评估。TMT4 的价值主张对整个设计研发流程有重大的影响。

[TMT4 PCIe 性能综合测试仪](#)是泰克为 PCI Express 提供的众多测试解决方案之一。[在线](#)了解有关全套解决方案的更多信息。

关于作者

迈克尔·西霍姆是泰克公司高性能示波器的产品经理。他在测试测量行业担任了 4 年的产品经理，其中包括 3 年在福禄克公司从事电气校准业务，1 年多在泰克公司。迈克尔拥有蒙大拿州立大学的电气工程学士学位，并在产品管理领域度过了他的职业生涯，专注于通过与客户的持续互动为测试测量带来创新。



图 5：PCIe 性能综合测试仪（中间），CEM 金手指适配器（右侧），PC 上通过网络访问得到结果（左侧）



泰克官方微信

如需所有最新配套资料，请立即与泰克本地代表联系！

或登录泰克公司中文网站：www.tek.com.cn

泰克中国客户服务中心全国热线：400-820-5835

泰克科技(中国)有限公司

上海市浦东新区川桥路1227号
邮编：201206
电话：(86 21) 5031 2000
传真：(86 21) 5899 3156

泰克北京办事处

北京市朝阳区酒仙桥路6号院
电子城·国际电子总部二期
七号楼2层203单元
邮编：100015
电话：(86 10) 5795 0700
传真：(86 10) 6235 1236

泰克上海办事处

上海市长宁区福泉北路518号
9座5楼
邮编：200335
电话：(86 21) 3397 0800
传真：(86 21) 6289 7267

泰克深圳办事处

深圳市深南东路5002号
信兴广场地王商业大厦3001-3002室
邮编：518008
电话：(86 755) 8246 0909
传真：(86 755) 8246 1539

泰克成都办事处

成都市锦江区三色路38号
博瑞创意成都B座1604
邮编：610063
电话：(86 28) 6530 4900
传真：(86 28) 8527 0053

泰克西安办事处

西安市二环南路西段88号
老三届世纪星大厦26层L座
邮编：710065
电话：(86 29) 8723 1794
传真：(86 29) 8721 8549

泰克武汉办事处

武汉市洪山区珞喻路726号
华美达大酒店702室
邮编：430074
电话：(86 27) 8781 2760

泰克香港办事处

香港九龙尖沙咀弥敦道132号
美丽华大厦808-809室
电话：(852) 3168 6695
传真：(852) 2598 6260

更多宝贵资源，敬请登录：WWW.TEK.COM.CN

© 泰克科技公司版权所有，侵权必究。泰克产品受到已经签发及正在申请的美国专利和外国专利保护。本文中的信息代替所有以前出版的材料中的信息。本文中的技术数据和价格如有变更，恕不另行通告。TEKTRONIX 和 TEK 是泰克公司的注册商标。本文中使用的 MIPI 规范图 2007-2022 年归 MIPI 联盟版权所有，经许可可进行重印。C-PHYSM 和 D-PHYSM 是 MIPI 联盟的服务标志。所有其他第三方商标均为各自所有者的资产。本文中提到的所有其他商号均为各自公司的服务标志、商标或注册商标。

101422 SBG 55C-73947-1

